

This Page Is Inserted by IFW Operations
and is not a part of the Official Record

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images may include (but are not limited to):

- BLACK BORDERS
- TEXT CUT OFF AT TOP, BOTTOM OR SIDES
- FADED TEXT
- ILLEGIBLE TEXT
- SKEWED/SLANTED IMAGES
- COLORED PHOTOS
- BLACK OR VERY BLACK AND WHITE DARK PHOTOS
- GRAY SCALE DOCUMENTS

IMAGES ARE BEST AVAILABLE COPY.

**As rescanning documents *will not* correct images,
please do not report the images to the
Image Problem Mailbox.**

Searching PAJ

1/1 ページ

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 10-284284
 (43)Date of publication of application : 23.10.1998

(51)Int.CI

H05F 1/02

H01J 29/87

H01J 31/12

(21)Application number : 09-088513

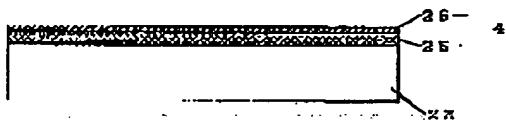
(71)Applicant : CANON INC

(22)Date of filing : 07.04.1997

(72)Inventor : KURODA KAZUO
TAKAGI HIROTSGU**(54) ANTISTATIC FILM AND DISPLAY DEVICE****(57)Abstract:**

PROBLEM TO BE SOLVED: To provide a spacer antistatic film, which does not need to be made extremely thin, is easy to control in thickness and has high stability, and a display device using the same.

SOLUTION: This antistatic film 24 has a semiconducting film 25 as a first layer, having a film thickness of 10 nm to 1 μ m, and a layer 26 as a second layer with a film thickness of 1 nm to 20 nm, made from a material different from the first layer, on the surface of the first layer. Also, the first layer 25 is an alloy nitride film formed by combining at least one kind selected from among Al, B, and Si with at least one kind selected from among Cr, Ti, and Ta. The second layer 26 is preferably either Hf-N, Hf-O, Pt, or Au.

**LEGAL STATUS**

[Date of request for examination] 22.11.1999

[Date of sending the examiner's decision of rejection] 01.05.2002

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

(19)日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開平10-284284

(43)公開日 平成10年(1998)10月23日

(51)Int.Cl.⁶

H 05 F 1/02
H 01 J 29/87
31/12

識別記号

F I

H 05 F 1/02
H 01 J 29/87
31/12

E
C

審査請求 未請求 請求項の数10 O L (全 22 頁)

(21)出願番号

特願平9-88513

(22)出願日

平成9年(1997)4月7日

(71)出願人 000001007

キヤノン株式会社

東京都大田区下丸子3丁目30番2号

(72)発明者 黒田 和生

東京都大田区下丸子3丁目30番2号 キヤ
ノン株式会社内

(72)発明者 高木 博嗣

東京都大田区下丸子3丁目30番2号 キヤ
ノン株式会社内

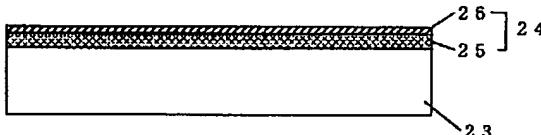
(74)代理人 弁理士 山下 蘭平

(54)【発明の名称】 帯電防止膜及び表示装置

(57)【要約】

【課題】 極端に膜厚を薄くする必要がなく、膜厚制御が容易で、かつ安定性が高いスペーサ用帯電防止膜およびそれを用いた画像表示装置を提供する。

【解決手段】 第1層として膜厚10 nm～1 μmの半導電性膜25と、その表面に第2層として、前記第1層と異なる材料からなる膜厚1 nm～20 nmの層26とを有することを特徴とする帯電防止膜。また、前記第1層25は、Al、B、Siから選ばれる少なくとも一種類と、Cr、Ti、Taから選ばれる少なくとも一種類とを組み合わせた合金窒化膜であることを特徴とする帯電防止膜。また、前記第2層26は、Hf-N、Hf-O、Pt、Auの内、いずれかであることを特徴とする帯電防止膜。



【特許請求の範囲】

【請求項1】 基体上に、第1層として膜厚10 nm～1 μmの半導電性膜と、その表面に第2層として、前記第1層と異なる材料からなる膜厚1 nm～20 nmの層を有することを特徴とする帶電防止膜。

【請求項2】 前記第1層は、Al、B、Siから選ばれる少なくとも一種類と、Cr、Ti、Taから選ばれる少なくとも一種類とを組み合わせた合金窒化膜であることを特徴とする請求項1記載の帶電防止膜。

【請求項3】 前記第2層は、Hf-N、Hf-O、Pt、Auの内、いずれかであることを特徴とする請求項1又は2記載の帶電防止膜。

【請求項4】 前記第1層と第2層との界面に、前記合金の酸化物あるいは酸窒化物層を有することを特徴とする請求項1～3のいずれか1項記載の帶電防止膜。

【請求項5】 前記第1層、第2層両方を成膜した後の比抵抗が、0.1～10⁸ Ω cmであることを特徴とする請求項1～4のいずれか1項記載の帶電防止膜。

【請求項6】 複数の冷陰極型電子放出素子を形成した基板と発光材料を形成した透明基板とをスペーサを介して対向させた構造を有する表示装置において、上記帶電防止膜は、前記スペーサの表面に形成されることを特徴とする請求項1～5のいずれか1項記載の帶電防止膜。

【請求項7】 複数の冷陰極型電子放出素子を形成した基板と発光材料を形成した透明基板とをスペーサを介して対向させた構造を有する表示装置において、

該スペーサは、請求項1～5のいずれか1項記載の帶電防止膜で被覆された絶縁性部材から成ることを特徴とする表示装置。

【請求項8】 上記スペーサは、電子源駆動用配線に電気的に接続されていることを特徴とする請求項7記載の表示装置。

【請求項9】 上記スペーサは、放出電子加速電極に電気的に接続されていることを特徴とする請求項7又は8記載の表示装置。

【請求項10】 上記冷陰極型電子放出素子は、表面伝導型電子放出素子であることを特徴とする請求項7～9のいずれか1項記載の表示装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、帶電防止膜及び、帶電防止膜を応用した画像表示装置に関するものである。

【0002】

【従来の技術】従来から、電子放出素子として熱陰極素子と冷陰極素子の2種類が知られている。このうち冷陰極素子では、たとえば表面伝導型放出素子や、電界放出型素子（以下FE型と記す）や、金属／絶縁層／金属型放出素子（以下MIM型と記す）、などが知られて

る。
【0003】表面伝導型放出素子としては、たとえば、M. I. Elinson, Radio Eng. Electron Phys., 10, 1290, (1965) や、後述する他の例が知られている。

【0004】表面伝導型放出素子は、基板上に形成された小面積の薄膜に、膜面に平行に電流を流すことにより電子放出が生ずる現象を利用するものである。この表面伝導型放出素子としては、前記エリンソン等による Sn O₂ 薄膜を用いたもの他に、Au薄膜によるもの

[G. Dittmer: "Thin Solid Films", 9, 317 (1972)] や、In₂O₃ / SnO₂ 薄膜によるもの [M. Hartwell and C. G. Fonstad: "IEEE Trans. ED Conf.", 519 (1975)] や、カーボン薄膜によるもの [荒木久他: 真空、第26巻、第1号、22 (1983)] 等が報告されている。

【0005】これらの表面伝導型放出素子の素子構成の典型的な例として、図17に前述のM. Hartwell 11による素子の平面図を示す。同図において、1は基板で、2はスパッタで形成された金属酸化物よりなる導電性薄膜である。導電性薄膜2は図示のようにH字形の平面形状に形成されている。該導電性薄膜2に後述の通電フォーミングと呼ばれる通電処理を施すことにより、電子放出部3が形成される。図中の間隔Iは、0.5～1 [mm], Wは、0.1 [mm] で設定されている。尚、図示の便宜から、電子放出部3は導電性薄膜2の中央に矩形の形状で示したが、これは模式的なものであり、実際の電子放出部の位置や形状を忠実に表現しているわけではない。

【0006】M. Hartwell 11による素子をはじめとして上述の表面伝導型放出素子においては、電子放出を行う前に導電性薄膜2に通電フォーミングと呼ばれる通電処理を施すことにより電子放出部3を形成するのが一般的であった。すなわち、通電フォーミングとは、前記導電性薄膜2の両端に一定の直流電圧、もしくは、例えば1V/分程度の非常にゆっくりとしたレートで昇圧する直流電圧を印加して通電し、導電性薄膜2を局所的に破壊もしくは変形もしくは変質せしめ、電気的に高抵抗な状態の電子放出部3を形成することである。尚、局所的に破壊もしくは変形もしくは変質した導電性薄膜2の一部には、亀裂が発生する。前記通電フォーミング後に導電性薄膜2に適宜の電圧を印加した場合には、前記亀裂付近において電子放出が行われる。

【0007】また、FE型の例は、たとえば、W. P. Dyke & W. W. Dolan, "Field emission", Advance in Electron Physics, 8, 89 (1956) や、あるいは、C. A. Spindt, "Physical properties of thin-film field

d emission cathodes with molybdenum cones", J. Appl. Phys., 47, 5248 (1976) などが知られている。

【0008】FE型の素子構成の典型的な例として、図18に前述のC. A. Spindtらによる素子の断面図を示す。同図において、4は基板で、5は導電材料よりなるエミッタ配線、6はエミッタコーン、7は絶縁層、8はゲート電極である。本素子は、エミッタコーン6とゲート電極8の間に適宜の電圧を印加することにより、エミッタコーン6の先端部より電界放出を起こさせるものである。

【0009】また、FE型の他の素子構成として、図18のような積層構造ではなく、基板上に基板平面とほぼ平行にエミッタとゲート電極を配置した例もある。

【0010】また、MIM型の例としては、たとえば、C. A. Mead, "Operation of tunnel-emission Devices, J. Appl. Phys., 32, 646 (1961) などが知られている。

【0011】MIM型の素子構成の典型的な例を図19に示す。同図は断面図であり、図において、9は基板で、10は金属よりなる下電極、11は厚さ100オングストローム程度の薄い絶縁層、12は厚さ80~300オングストローム程度の金属よりなる上電極である。MIM型においては、上電極12と下電極10の間に適宜の電圧を印加することにより、上電極12の表面より電子放出を起こせるものである。

【0012】上述の冷陰極素子は、熱陰極素子と比較して低温で電子放出を得ることができるために、加熱用ヒーターを必要としない。したがって、熱陰極素子よりも構造が単純であり、微細な素子を作成可能である。また、基板上に多数の素子を高い密度で配置しても、基板の熱溶融などの問題が発生しにくい。また、熱陰極素子がヒーターの加熱により動作するため応答速度が遅いのとは異なり、冷陰極素子の場合には応答速度が速いという利点もある。

【0013】このため、冷陰極素子を応用するための研究が盛んに行われてきている。

【0014】たとえば、表面伝導型放出素子は、冷陰極素子のなかでも特に構造が単純で製造も容易であることから、大面積にわたり多数の素子を形成できる利点がある。そこで、たとえば本出願人による特開昭64-31332号公報において開示されるように、多数の素子を配列して駆動するための方法が研究されている。また、表面伝導型放出素子の応用については、たとえば、画像表示装置、画像記録装置などの画像形成装置や、荷電ビーム源等が研究されている。

【0015】特に、画像表示装置への応用としては、たとえば本出願人によるUSP 5, 066, 883や特

開平2-257551号公報や特開平4-28137号公報において開示されているように、表面伝導型放出素子と電子ビームの照射により発光する蛍光体とを組み合わせて用いた画像表示装置が研究されている。表面伝導型放出素子と蛍光体とを組み合わせて用いた画像表示装置は、従来の他の方式の画像表示装置よりも優れた特性が期待されている。たとえば、近来普及してきた液晶表示装置と比較しても、自発光型であるためバックライトを必要としない点や、視野角が広い点が優れていると言える。

【0016】また、FE型を多数個並べて駆動する方法は、たとえば本出願によるUSP 4, 904, 895に開示されている。また、FE型を画像表示装置に応用した例として、たとえば、R. Meyerらにより報告された平板型表示装置が知られている。[R. Meyer: "Recent Development on Micro-tips Display at LETI", Tech. Digest of 4th Int. Vacuum Microelectronics Conf., Nagahama, pp. 6~9 (1991)] また、MIM型を多数個並べて画像表示装置に応用した例は、たとえば本出願人による特開平3-55738に開示されている。

【0017】上記のような電子放出素子を用いた画像形成装置のうちで、奥行きの薄い平面型表示装置は省スペースかつ軽量であることから、ブラウン管型の表示装置に置き換わるものとして注目されている。

【0018】図1は平面型の画像表示装置をなす表示パネル部の一例を示す斜視図であり、内部構造を示すためにパネルの一部を切り欠いて示している。

【0019】図中、13はリアプレート、14は側壁、15はフェースプレートであり、リアプレート13、側壁14およびフェースプレート15により、表示パネルの内部を真空中に維持するための外囲器（気密容器）を形成している。

【0020】リアプレート13には基板16が固定されているが、この基板16上には冷陰極素子17が、N×M個形成されている。（N、Mは2以上の正の整数であり、目的とする表示画素数に応じて適宜設定される。）また、前記N×M個の冷陰極素子17は、図1に示すとおり、M本の行方向配線18とN本の列方向配線19により配線されている。これら基板16、冷陰極素子17、行方向配線18および列方向配線19によって構成される部分をマルチ電子ビーム源と呼ぶ。また、行方向配線18と列方向配線19の少なくとも交差する部分には、両配線間に絶縁層（不図示）が形成されており、電気的な絶縁が保たれている。

【0021】フェースプレート15の下面には、蛍光体からなる蛍光膜20が形成されており、赤（R）、緑（G）、青（B）の3原色の蛍光体（不図示）が塗り分

けられている。また、蛍光膜20をなす上記各色蛍光体の間には黒色体（不図示）が設けてあり、さらに蛍光膜20のリアプレート13側の面には、A1等からなるメタルバック21が形成されている。

【0022】Dx1～DxmおよびDy1～DynおよびHvは、当該表示パネルと不図示の電気回路とを電気的に接続するために設けた気密構造の電気接続用端子である。Dx1～Dxmはマルチ電子ビーム源の行方向配線18と、Dy1～Dynはマルチ電子ビーム源の列方向配線3114と、Hvはメタルバック21と各々電気的に接続している。

【0023】また、上記気密容器の内部は10のマイナス6乗Torrr程度の真空に保持されており、画像表示装置の表示面積が大きくなるにしたがい、気密容器内部と外部の気圧差によるリアプレート13およびフェースプレート15の変形あるいは破壊を防止する手段が必要となる。リアプレート13およびフェースプレート14を厚くすることによる方法は、画像表示装置の重量を増加させるのみならず、斜め方向から見たときに画像のゆがみや視差を生ずる。これに対し、図1においては、比較的薄いガラス板からなり大気圧を支えるための構造支持体（スペーサあるいはリブと呼ばれる）22が設けられている。このようにして、マルチビーム電子源が形成された基板16と蛍光膜20が形成されたフェースプレート15間は、通常サブミリないし数ミリに保たれ、前述したように気密容器内部は高真空中に保持されている。

【0024】以上説明した表示パネルを用いた画像表示装置は、容器外端子Dx1ないしDxm、Dyn1ないしDynを通じて各冷陰極素子17に電圧を印加すると、各冷陰極素子17から電子が放出される。それと同時にメタルバック21に容器外端子Hvを通じて数百[V]ないし数[kV]の高圧を印加して、上記放出された電子を加速し、フェースプレート15の内面に衝突させる。これにより、蛍光膜20をなす各色の蛍光体が励起されて発光し、画像が表示される。

【0025】

【発明が解決しようとする課題】以上説明した画像表示装置の表示パネルにおいては、以下のような問題点があった。

【0026】第1に、スペーサ22の近傍から放出された電子の一部がスペーサ22に当たることにより、あるいは放出電子の作用でイオン化したイオンがスペーサに付着することにより、スペーサ帶電をひきおこす可能性がある。このスペーサの帶電により冷陰極素子17から放出された電子はその軌道を曲げられ、蛍光体上の正規な位置とは異なる場所に到達し、スペーサ近傍の画像がゆがんで表示される。

【0027】第2に、冷陰極素子17からの放出電子を加速するためにマルチビーム電子源とフェースプレート15との間に数百V以上の高電圧（即ち1kV/mm以

上の高電界）が印加されるため、スペーサ22表面での沿面放電が懸念される。特に、上記のようにスペーサが帯電している場合は、放電が誘発される可能性がある。

【0028】この問題点を解決するために、スペーサに微小電流が流れるようにして帯電を除去する提案がなされている。そこでは絶縁性のスペーサの表面に高抵抗薄膜を形成することにより、スペーサ表面に微小電流が流れるようにしている。

【0029】スペーサ帶電防止膜の帶電特性は表面から100Å程度までの深さの二次電子放出効率、及び表面形状により大きく影響される。しかし100Å程度までの厚さの膜は成膜の再現性や安定性が問題になるために実際の膜厚は500Å～2000Å程度に設定する必要がある。貴金属や一部の窒化物等は非常に二次電子放出係数が小さく帶電防止膜に適しているが、上記に述べた好ましい膜厚ではスペーサの帶電防止膜として適正な抵抗値に設定することが非常に困難である。

【0030】また、島状膜は形状的には二次電子放出による帶電防止に有効だと考えられるが、同様な理由でスペーサの帶電防止膜としては問題がある。

【0031】本発明は、上記従来スペーサの欠点を克服するものであり、極端に膜厚を薄くする必要がなく、膜厚制御が容易で、かつ安定性が高いスペーサ用帶電防止膜およびそれを用いた画像表示装置を提供すること目的とするものである。

【0032】

【課題を解決するための手段】本発明は、表面に膜厚1nm～20nmの第2層を有するA1、B、Siから選ばれる少なくとも一種と、Ti、Ta、Crから選ばれる少なくとも一種を組み合わせた合金窒化膜であり、該合金窒化膜の比抵抗が0.1～10⁸Ωcmの帶電防止膜である。

【0033】図2は、本発明の帶電防止膜の断面模式図であり、23は帶電防止が施される絶縁性部材、24は絶縁性部材23の表面に形成した帶電防止膜である。帶電防止膜24は合金窒化膜25およびその表面に形成した第2層26からなる。第2層26はHfN、Hf-O、Pt、Auの中から選ばれる。

【0034】図3は、本発明の帶電防止膜の他の構造を示すものであり、帶電防止膜24は上記合金窒化膜3と第2層4及び合金窒化膜3と第2層26との境界に形成された上記合金の酸化膜、あるいは酸窒化膜27からなる。

【0035】また、本発明は上記帶電防止膜をスペーサに用いた平面型の表示装置（電子線配置）であり、図1にその構造概略を示すように（詳述は後述）、複数の冷陰極素子17を形成した基板16と蛍光材料である蛍光膜20を形成した透明なフェースプレート15とをスペーサ22を介して対抗させた構造を有する表示装置であり、スペーサ22が絶縁部材の表面に比抵抗が0.1～

$10^8 \Omega \text{cm}$ である合金窒化物膜と Hf-N、Hr-O、Pt、Au のいずれかにより選ばれる第2層で被覆されていることを特徴とする表示装置である。

【0036】本発明の電子線装置は、以下のような形態を有するものであってもよい。

【0037】①前記電子線装置は、前記電極が前記電子源より放出された電子を加速する加速電極であり、入力信号に応じて前記冷陰極素子から放出された電子を前記ターゲットに照射して画像を形成する画像形成装置をなす。特に、前記ターゲットが蛍光体である画像表示装置をなす。

【0038】②前記冷陰極素子は、電子放出部を含む導電性膜を一対の電極間に有する冷陰極素子であり、特に好ましくは表面伝導型放出素子である。

【0039】③前記電子源は、複数の行方向配線と複数の列方向配線とでマトリクス配線された複数の冷陰極素子を有する単純マトリクス状配置の電子源をなす。

【0040】④前記電子源は、並列に配置した複数の冷陰極素子の個々を両端で接続した冷陰極素子の行を複数配し（行方向と呼ぶ）、この配線と直交する方向（列方向と呼ぶ）に沿って、冷陰極素子の上方に配した制御電極（グリッドとも呼ぶ）により、冷陰極素子からの電子を制御するはしご状配置の電子源をなす。

【0041】⑤また、本発明の思想によれば、表示用として好適な画像形成装置に限るものではなく、感光性ドラムと発光ダイオード等で構成された光プリンタの発光ダイオード等の代替の発光源として、上述の画像形成装置を用いることもできる。またこの際、上述の m 本の行方向配線と n 本の列方向配線を、適宜選択することで、ライン状発光源だけでなく、2 次元状の発光源としても応用できる。この場合、画像形成部材としては、以下の実施例で用いる蛍光体のような直接発光する物質に限るものではなく、電子の帶電による潜像画像が形成されるような部材を用いることもできる。

【0042】また、本発明の思想によれば、例えば電子顕微鏡のように、電子源からの放出電子の被照射部材が、蛍光体等の画像形成部材以外のものである場合についても、本発明は適用できる。従って、本発明は被照射部材を特定しない一般的電子線装置としての形態もとりうる。

【0043】【作用】上記の通り、本発明の帶電防止膜は、導電性スペーサの表面に第2層を設けることにより、表面形状、あるいは二次電子放出能を制御し、帶電防止能の向上を図るものである。これにより各スペーサの帶電量を少なくし、ビームの曲がりや、スペーサ部放電のない、高品位な画像表示装置が実現できる。

(1) 本発明によれば、基体上に、第1層として膜厚 10 nm ~ 1 μm の半導電性膜と、その表面に第2層として、前記第1層と異なる材料からなる膜厚 1 nm ~ 20 nm の層を有することを特徴とする帶電防止膜により、

以下の作用効果を得ることができる。

【0044】第1層に化学的、物理的に安定な半導電性膜を上記膜厚で被覆することにより、組立工程中に受ける様々な因子に影響を受けない膜の安定で適正な抵抗値を規定することができる。

【0045】一方、第2層には、二次電子放出効率が第1層の材料より小さく、帶電防止材料として好ましいが、被抵抗が低いため、スペーサ帶電防止膜として適正な抵抗値を保つためには非常に薄く成膜しなければならず、単独で用いると非常に不安定であるような材料を用いることができる。

【0046】あるいは、同様に、二次電子放出効率は小さいが、比抵抗が高すぎて除電能が劣る（抵抗値が高いほど除電速度は遅くなる）ような材料も第1層に除電機能をになわせることにより用いることができる。

【0047】二次電子放出により帶電が引き起こされる場合は、帶電防止能は、表面から 10 nm 程度までの深さの材料に依存する。一方、除電の能力（帶電除去）は膜全体の抵抗値に依存する。よって、これらの機能を分離して二層の膜に持たせることにより、従来の単膜の構成よりパフォーマンスの高い帶電防止膜を作ることができる。

(2) また、前記第1層は、Al、B、Si から選ばれる少なくとも一種類と、Cr、Ti、Ta から選ばれる少なくとも一種類とを組み合わせた合金窒化膜であることを特徴とする帶電防止膜により、以下の作用効果が得られる。

【0048】これらの材料を用いた第1層により、組立工程中に様々な因子に影響を受けない、安定した抵抗値を持つ帶電防止膜を作ることができる。表面層（第2層）の材料を単独で用いた時には、適正な抵抗値、及び安定な抵抗値を得ることができない。

(3) また、前記第2層は、Hf-N、Hf-O、Pt、Au の内、いずれかであることを特徴とする帶電防止膜により、以下の作用効果が得られる。

【0049】ここで、述べられているような材料を表面に用いることにより、第1層として上述した材料を単独で用いるより帶電防止の効果を高めることができる。

(4) また、前記第1層と第2層との界面に前記合金の酸化物あるいは酸窒化物層を有することを特徴とする帶電防止膜により、以下の作用効果が得られる。

【0050】前記の二層構成の帶電防止膜に熱処理を行ない、ある程度の深度までの酸化を行なった場合も、前述した通りに第2層の帶電防止機能により、一層構成の場合より高いパフォーマンスの帶電防止膜を作ることができる。

(5) また、前記第1層、第2層両方を成膜した後の比抵抗が、0.1 ~ 10⁸ Ω cm であることを特徴とする帶電防止膜により、以下の作用効果が得られる。このような抵抗値を規定することにより、たまたま電荷を除去

し（抵抗が低いほどよい）、消費電力が適正な範囲にあり（抵抗が低過ぎると消費電力が大きくなる。）、熱暴走を防止する（抵抗が低過ぎると熱暴走しやすくなる）ことができる。

（6）また、複数の冷陰極型電子放出素子を形成した基板と発光材料を形成した透明基板とをスペーサを介して対向させた構造を有する表示装置において、上記帯電防止膜は、前記スペーサの表面に形成されることを特徴とする帯電防止膜により、以下の作用効果が得られる。

【0051】スペーサの帯電を押さえ、周辺の電子軌道の乱れによる画像の乱れを防止することができる。

（7）また、複数の冷陰極型電子放出素子を形成した基板と発光材料を形成した透明基板とをスペーサを介して対向させた構造を有する表示装置において、該スペーサは、上記帯電防止膜で被覆された絶縁性部材から成ることを特徴とする表示装置により、以下の作用効果が得られる。

【0052】絶縁性部材に安価なものを用いれば、コストダウンができる。また、絶縁性部材には大気圧を支持するための強度を持つことが要求される（帯電防止膜だけで強度を出すのは難しい）。（8、9）また、上記スペーサは、電子源駆動用配線に電気的に接続されていることを特徴とし、また、上記スペーサは、放出電子加速電極に電気的に接続されていることを特徴とする表示装置により、以下の作用効果が得られる。

【0053】両電極に電気的に接続することにより、①電荷の除去（電気駆動用配線はグランドに落としている）のビーム軌道に与える影響がごくわずかで問題にならない程度の均一な電場を作ることができる（加速電極に接続されていないと、帯電は除去できるが、放電や電場の歪みが起こって、きれいな画像が得られない。）という効果が期待できる。

（10）また、上記冷陰極型電子放出素子は、表面伝導型電子放出素子であることを特徴とする表示装置でもあり、これはまた、表面伝導型に限らず用いることができる。

【0054】

【発明の実施の形態】本発明は、表面に厚さ1～20nmの第2層を有する合金窒化膜である。合金はCr、Ti、Taから選ばれる少なくとも一種と、Al、B、Siから選ばれる少なくとも一種を組み合わせて用いられる。また該合金窒化膜の比抵抗が0.1～10⁸Ωcmの帯電防止膜である。

【0055】図2は、本発明の帯電防止膜の断面模式図であり、23は帯電防止が施される絶縁性部材、24は絶縁性部材23の表面に形成した帯電防止膜である。帯電防止膜24は合金窒化膜25およびその表面に形成した第2層26からなる。第2層26はHfN、Hf-O、Pt、Auの中から選ばれる。

【0056】図3は、本発明の帯電防止膜の他の構造を

示すものであり、帯電防止膜24は上記合金窒化膜25と第2層26および合金窒化膜25と第2層26との境界に形成された上記合金の酸化膜あるいは酸窒化膜27からなる。

【0057】また、本発明は上記帯電防止膜をスペーサに用いた平面型の表示装置（電子線装置）であり、図1にその構造概略を示すように（詳細は後述）、複数の冷陰極素子17を形成した基板16と発光材料である蛍光膜20を形成した透明なフェースプレート15とをスペーサ22を介して対向させた構造を有する表示装置であり、スペーサ22が絶縁部材の表面に比抵抗が0.1～10⁸Ωcmである合金窒化物膜および、その表面に形成されたHfN、Hf-O、Pt、Auの中から選ばれる第2層で被覆されたことを特徴とする表示装置である。

【0058】本発明表示装置において、上記スペーサ22の一方の辺は冷陰極素子を形成した基板16上の配線に電気的に接続されている。また、その対向する辺は冷陰極素子より放出した電子を高いエネルギーで発光材質（蛍光膜20）に衝突させるための加速電極（メタルバック21）に電気的接続される。すなわち、スペーサの表面に形成された帯電防止膜にはほぼ加速電圧を帯電防止膜の抵抗値で除した電流が流される。

【0059】【スペーサの抵抗値Rs】そこで、スペーサの抵抗値Rsは、帯電防止および消費電力からその望ましい範囲に設定される。帯電防止の観点から表面抵抗R□は、10¹²Ω以下であることが好ましい。十分な帯電防止効果を得るためにには10¹¹Ω以下がさらに好ましい。表面抵抗の下限はスペーサ形状とスペーサ間に印加される電圧により左右されるが、10⁵Ω以上であることが好ましい。

【0060】【帯電防止膜の膜厚】また、絶縁材料上に形成された帯電防止膜の厚みtは、10nm～1μmの範囲が望ましい。材料の表面エネルギーおよび基板との密着性や基板温度によっても異なるが、一般的に10nm以下の薄膜は島状に形成され、抵抗が不安定で再現性に乏しい。一方膜厚tが1μm以上では膜応力が大きくなつて膜はがれの危険性が高まり、かつ成膜時間が長くなるため生産性が悪い。従って、膜厚は50～500nmであることが望ましい。

【0061】【帯電防止膜の表面抵抗R□】表面抵抗R□は、ρ/tであり、以上に述べたR□とtの好ましい範囲から、帯電防止膜の比抵抗ρは0.1～10⁸Ωcmが好ましい。さらに表面抵抗と膜厚のより好ましい範囲を実現するためには、ρは10²～10⁶Ωcmとするのが良い。

【0062】【スペーサの抵抗温度係数】スペーサは上述したようにその上に形成した帯電防止膜を電流が流れることにより、あるいはディスプレイ全体が動作中に発熱することによりその温度が上昇する。帯電防止膜の抵

抗温度係数が大きな負の値であると温度が上昇した時に抵抗値が減少し、スペーサに流れる電流が増加し、さらに温度上昇をもたらす。そして電流は電源の限界を越えるまで増加しつづける。このような電流の暴走が発生する抵抗温度係数の値は経験的に負の値で絶対値が1%以上である。すなわち、帯電防止膜の抵抗温度係数は-1%未満であることが望ましい。

【0063】[帯電防止膜の材料] 帯電防止膜特性を有する材料として、金属窒化物、金属酸化物が優れている。金属酸化物の中ではクロム、ニッケル、銅の酸化物が好ましい材料である。その理由はこれらの酸化物は二次電子放出効率が比較的小小さく、電子放出素子から放出された電子がスペーサに当たった場合においても帯電しにくいためと考えられる。これら以外にも金属は二次電子放出効率が小さく好ましい。特にPt、Au等貴金属は酸化しにくく、組立工程中に酸化しないという利点を持つ。

【0064】しかしながら、上記金属酸化物、あるいは金属はその抵抗値が帯電防止膜として望ましい比抵抗の範囲に調整することが難しかったり、雰囲気により抵抗が変化しやすいため、これらの材料のみで帯電防止膜を構成すると抵抗の制御性に問題がある。

【0065】二種以上の元素を組み合わせた合金の窒化物はその元素の選択、組成を調整することにより、良伝導体から絶縁体まで広い範囲に抵抗値を制御できる。さらには後述する表示装置作製の工程において抵抗値の変化が少なく安定な材料である。かつ、その抵抗温度係数が-1%未満であり、実用的に使いやすい材料である。元素の組み合わせとしてはTi、Cr、Taなどの低抵抗の窒化物を作る遷移金属の中から何種かと、Al、B、Siなどの高抵抗の窒化物を作る元素の中から何種かを選び出して組み合わせることが行われる。

【0066】[合金の組成] これらの元素の組成を調整することにより、抵抗値の調節を行なうことが可能である。比抵抗値は、合金窒化膜中に含まれる遷移金属元素、あるいは成膜条件により異なるので、一概には規定できないが、ディスプレイ用として好ましい比抵抗が得られる(遷移金属/アルミニウム)比率は、Crの場合で、5at%~18at%、Tiは24at%~40at%、Taは36at%~50at%である。

【第2層の膜厚】本発明帯電防止膜は、図2に示すように前述の合金窒化膜23表面に第2層26を積層したものである。帯電防止膜24全体の抵抗値は概ね合金窒化膜の抵抗値で規定され、第2層は帯電を抑える効果がある。第2層は前述したように抵抗値が雰囲気に左右されるため、第2層の抵抗値が帯電防止膜の抵抗値の1/2以上、更に好ましくは、10倍以上になるように第2層の厚みを決定すべきである。第2層に用いる材料の比抵抗が高い場合、その表面に蓄積した電荷を速やかに逃がすことが難しくなるため、第2層の厚みが制限され、2

0nmを越えない値が好ましい。

【0067】一方、薄膜は、成膜方法によっても異なるので、一概には言えないが、10nm程度以下の膜厚では連続していない島状膜となる。あまりに薄い膜では、第1層の露出面積が大きくなり、帯電の特性が第1層の材料に左右されてしまう。こうなると第2層に帯電しにくい材料を用いるという利点が損なわれてしまう。また、帯電の特性を決める二次電子放出効率は、表面から5~7nmまでの特性が大きく影響する。成膜の膜厚レートの制御性も考慮すると第2層の厚みは1~20nmが適している。

【0068】[合金窒化膜の形成方法] 合金窒化膜は、スパッタ、窒素ガス雰囲気中の反応性スパッタ、電子ビーム蒸着、イオンプレーティング、イオンアシスト蒸着法等の薄膜形成手段により絶縁性部材上に形成される。上述の第2層もHfN、Hf-Oは同様の薄膜形成法で作製することができる。Pt、Auはスパッタ法、電子ビーム蒸着、イオンプレーティング、イオンビームスパッタなどの薄膜形成法で作成することができる。

【0069】合金窒化膜と第2層は別の装置により作製しても良いが、連続的に積層することにより、第2層の密着性が強くなる。

【0070】[画像表示装置の製造方法] 本発明帯電防止膜を平面型の表示装置のスペーサ帯電防止に対して説明したが、これに限らず他の用途における帯電防止膜として使用できることができる。

【0071】次に、本発明を適用した画像表示装置の表示パネルの構成と製造法について、具体的な例を示して説明する。

【0072】図1は、実施例に用いた表示パネルの斜視図であり、内部構造を示すためにパネルの一部を切り欠いて示している。

【0073】図中、13はリアプレート、14は側壁、15はフェースプレートであり、13~15により表示パネルの内部を真空に維持するための気密容器を形成している。気密容器を組み立てるにあたっては、各部材の接合部に十分な強度と気密性を保持させるため封着する必要があるが、たとえばフリットガラスを接合部に塗布し、大気中あるいは窒素雰囲気中で、摂氏400~500度で10分以上焼成することにより封着を達成した。気密容器内部を真空に排氣する方法については後述する。また、上記気密容器の内部は10のマイナス6乗[Torr]程度の真空に保持されるので、大気圧や不意の衝撃などによる気密容器の破壊を防止する目的で、耐大気圧構造として、スペーサ22が設けられている。

【0074】リアプレート13には、基板16が固定されているが、該基板上には冷陰極素子17がN×M個形成されている。(N, Mは2以上の正の整数であり、目的とする表示画素数に応じて適宜設定される。たとえ

ば、高品位テレビジョンの表示を目的とした表示装置においては、 $N=3000$ 、 $M=1000$ 以上の数を設定することが望ましい。) 前記 $N \times M$ 個の冷陰極素子は、 M 本の行方向配線18と N 本の列方向配線19により単純マトリクス配線されている。前記16～19によって構成される部分をマルチ電子ビーム源と呼ぶ。

【0075】本発明の画像表示装置に用いるマルチ電子ビーム源は、冷陰極素子を単純マトリクス配線した電子源であれば、冷陰極素子の材料や形状あるいは製法に制限はない。したがって、たとえば表面伝導型放出素子やFE型、あるいはMIM型などの冷陰極素子を用いることができる。

【0076】次に、冷陰極素子として表面伝導型放出素子(後述)を基板上に配列して単純マトリクス配線したマルチ電子ビーム源の構造について述べる。

【0077】図4に示すのは、図1の表示パネルに用いたマルチ電子ビーム源の平面図である。基板16上には、後述の図5で示すものと同様な表面伝導型放出素子が配列され、これらの素子は行方向配線電極18と列方向配線電極19により単純マトリクス状に配線されている。行方向配線電極18と列方向配線電極19の交差する部分には、電極間に絶縁層(不図示)が形成されており、電気的な絶縁が保たれている。

【0078】図4のA-A'に沿った断面を、図5に示す。

【0079】なお、このような構造のマルチ電子源は、あらかじめ基板上に行方向配線電極18、列方向配線電極19、電極間絶縁層(不図示)、および表面伝導型放出素子の素子電極と導電性薄膜を形成した後、行方向配線電極18および列方向配線電極19を介して各素子に給電して通電フォーミング処理(後述)と通電活性化処理(後述)を行うことにより製造した。

【0080】本実施例においては、気密容器のリアプレート13にマルチ電子ビーム源の基板16を固定する構成としたが、マルチ電子ビーム源の基板16が十分な強度を有するものである場合には、気密容器のリアプレートとしてマルチ電子ビーム源の基板16自体を用いてよい。

【0081】また、フェースプレート15の下面には、蛍光膜20が形成されている。本実施例はカラー表示装置であるため、蛍光膜20の部分にはCRTの分野で用いられる赤(R)、緑(G)、青(G)の3原色の蛍光体が塗り分けられている。各色の蛍光体は、たとえば図6(a)に示すようにストライプ状に塗り分けられ、蛍光体のストライプの間には黒色の導電体28が設けてある。黒色の導電体28を設ける目的は、電子ビームの照射位置に多少のずれがあっても表示色にずれが生じないようにする事や、外光の反射を防止して表示コントラストの低下を防ぐ事、電子ビームによる蛍光膜のチャージアップを防止する事などである。黒色の導電体28に

は、黒鉛を主成分として用いたが、上記の目的に適するものであればこれ以外の材料を用いても良い。

【0082】また、3原色の蛍光体の塗り分け方は前記図6(a)に示したストライプ状の配列に限られるものではなく、たとえば図6(b)に示すようなデルタ状配列や、それ以外の配列であってもよい。

【0083】なお、モノクロームの表示パネルを作成する場合には、単色の蛍光体材料を蛍光膜20を用いればよく、また黒色導電材料は必ずしも用いなくともよい。

【0084】また、蛍光膜20のリアプレート側の面には、CRTの分野では公知のメタルバック21を設けてある。メタルバック21を設けた目的は、蛍光膜20が発する光の一部を鏡面反射して光利用率を向上させる事や、負イオンの衝突から蛍光膜20を保護する事や、電子ビーム加速電圧を印加するための電極として作用させる事や、蛍光膜20を励起した電子の導電路として作用させる事などである。メタルバック21は、蛍光膜20をフェースプレート基板15上に形成した後、蛍光膜表面を平滑化処理し、その上にA1を真空蒸着する方法により形成した。なお、蛍光膜20に低電圧用の蛍光体材料を用いた場合には、メタルバック21は用いない。

【0085】また、本実施例では用いなかったが、加速電圧の印加用や蛍光膜の導電性向上を目的として、フェースプレート基板15と蛍光膜20との間に、たとえばITOを材料とする透明電極を設けてもよい。

【0086】図7は、図1のA-A'の断面模式図であり、各部の番号は図1に対応している。スペーサ22は絶縁性部材23の表面に帯電防止を目的とした高抵抗膜24を成膜し、かつフェースプレート15の内側(メタルバック21等)及び基板16の表面(行方向配線18または列方向配線19)に面したスペーサの当接面に低抵抗膜29を成膜した部材からなるもので、上記目的を達成するのに必要な数だけ、かつ必要な間隔を置いて配置され、フェースプレートの内側および基板16の表面に接合材30により固定される。また、高抵抗膜24は、絶縁性部材23の表面のうち、少なくとも気密容器内の真空中に露出している面に成膜されており、スペーサ22上の低抵抗膜29および接合材30を介して、フェースプレート15の内側(メタルバック21等)及び基板16の表面(行方向配線18または列方向配線19)に電気的に接続される。ここで説明される態様においては、スペーサ22の形状は薄板状とし、行方向配線18に平行に配置され、行方向配線18に電気的に接続されている。

【0087】スペーサ22としては、基板16上の行方向配線18および列方向配線19とフェースプレート15内面のメタルバック21との間に印加される高電圧に耐えるだけの絶縁性を有し、かつスペーサ22の表面への帶電を防止する程度の導電性を有する必要がある。この点に関しては、既に述べた通りである。

【0088】スペーサ22の絶縁性部材23としては、例えば石英ガラス、Na等の不純物含有量を減少したガラス、ソーダライムガラス、アルミナ等のセラミックス部材等が挙げられる。なお、絶縁性部材23はその熱膨張率が気密容器および基板16を成す部材と近いものが好ましい。

【0089】また、高抵抗膜24としては、既に述べたように帯電防止効果の維持及びリーク電流による消費電力抑制を考慮して、その表面抵抗値が10の5乗[Ω/□]から10の12乗[Ω/□]の範囲のものであることが好ましく、その材料としては、前述の各種の材料が用いられる。

【0090】また、低抵抗膜29は、高抵抗膜24に比べ十分に低い抵抗値を選択すればよく、Ni、Cr、Au、Mo、W、Pt、Ti、Al、Cu、Pd等の金属、あるいは合金、及びPd、Ag、Au、RuO₂、Pd-Ag等の金属や金属酸化物とガラス等から構成される印刷導体、あるいはIn₂O₃-SnO₂等の透明導体及びポリシリコン等の半導体材料等より適宜選択される。

【0091】接合材30はスペーサ22が行方向配線18およびメタルバック21と電気的に接続するように、導電性をもたせる必要がある。すなわち、導電性接着材や金属粒子や導電性フィラーを添加したフリットガラスが好適である。

【0092】また、Dx1～DxmおよびDy1～DynおよびHvは、当該表示パネルと不図示の電気回路と電気的に接続するために設けた気密構造の電気接続用端子である。Dx1～Dxmはマルチ電子ビーム源の行方向配線18と、Dy1～Dynはマルチ電子ビーム源の列方向配線19と、Hvはフェースプレートのメタルバック21と電気的に接続している。

【0093】また、気密容器内部を真空中に排氣するには、気密容器を組み立てた後、不図示の排気管と真空ポンプとを接続し、気密容器内を10のマイナス7乗[Torr]程度の真空中度まで排氣する。その後、排気管を封止するが、気密容器内の真空中度を維持するために、封止の直前あるいは封止後に気密容器内の所定の位置にゲッター膜(不図示)を形成する。ゲッター膜とは、たとえばBaを主成分とするゲッター材料をヒーターもしくは高周波加熱により加熱し蒸着して形成した膜であり、該ゲッター膜の吸着作用により気密容器内は1×10マイナス5乗ないしは1×10マイナス7乗[Torr]の真空中度に維持される。

【0094】以上説明した表示パネルを用いた画像表示装置は、容器外端子Dx1ないしDxm、DynないしDy1を通じて各冷陰極素子17に電圧を印加すると、各冷陰極素子17から電子が放出される。それと同時にメタルバック21に容器外端子Hvを通じて数百[V]ないし数[kV]の高圧を印加して、上記放出された電

子を加速し、フェースプレート15の内面に衝突させる。これにより、蛍光膜20をなす各色の蛍光体が励起されて発光し、画像が表示される。

【0095】通常、冷陰極素子である本発明の表面伝導型放出素子17への印加電圧は12～16[V]程度、メタルバック21と冷陰極素子17との距離dは0.1[mm]から8[mm]程度、メタルバック21と冷陰極素子17間の電圧0.1[kV]から10[kV]程度である。

【0096】以上、本発明の実施例の表示パネルの基本構成と製法、および画像表示装置の概要を説明した。

【0097】次に、前記実施例の表示パネルに用いたマルチ電子ビーム源の製造方法について説明する。本発明の画像表示装置に用いるマルチ電子ビーム源は、冷陰極素子を単純マトリクス配線した電子源であれば、冷陰極素子の材料や形状あるいは製法に制限はない。したがって、たとえば表面伝導型放出素子やFE型、あるいはMIM型などの冷陰極素子を用いることができる。

【0098】ただし、表面画面が大きくてしかも安価な表示装置が求められる状況のもとでは、これらの冷陰極素子の中でも、表面伝導型放出素子が特に好ましい。すなわち、FE型ではエミッタコーンとゲート電極の相対位置や形状が電子放出特性を大きく左右するため、極めて高精度な製造技術を必要とするが、これは大面積化や製造コストの低減を達成するには不利な要因となる。また、MIM型では、絶縁層と上電極の膜厚を薄くしかも均一にする必要があるが、これも大面積化や製造コストの低減を達成するには不利な要因となる。その点、表面伝導型放出素子は、比較的の製造方法が単純なため、大面積化や製造コストの低減が容易である。また、発明者らは、表面伝導型放出素子の中でも、電子放出部もしくはその周辺部を微粒子膜から形成したものがとりわけ電子放出特性に優れ、しかも製造が容易に行えることを見いだしている。したがって、高輝度で大画面の画像表示装置のマルチ電子ビーム源に用いるには、最も好適であると言える。そこで、上記実施例の表示パネルにおいては、電子放出部もしくはその周辺部を微粒子膜から形成した表面伝導型放出素子を用いた。そこで、まず好適な表面伝導型放出素子については基本的な構成と製法および特性を説明し、その後で多数の素子を単純マトリクス配線したマルチ電子ビーム源の構造について述べる。

【0099】(表面伝導型放出素子の好適な素子構成と製法)電子放出部もしくはその周辺部を微粒子膜から形成する表面伝導型放出素子の代表的な構成には、平面型と垂直型の2種類があげられる。

【0100】(平面型の表面伝導型放出素子)まず最初に、平面型の表面伝導型放出素子の素子構成と製法について説明する。図8に示すのは、平面型の表面伝導型放出素子の構成を説明するための平面図(a)および断面図(b)である。図中、16は基板、31と32は素子

電極、33は導電性薄膜、34は通電フォーミング処理により形成した電子放出部、35は通電活性化処理により形成した薄膜である。

【0101】基板16としては、たとえば、石英ガラスや青板ガラスをはじめとする各種ガラス基板や、アルミナをはじめとする各種セラミクス基板、あるいは上述の各種基板にたとえばSiO₂を材料とする絶縁層を積層した基板などを用いることができる。

【0102】また、基板16上に基板面と平行に対向して設けられた素子電極31と32は、導電性を有する材料によって形成されている。たとえば、Ni、Cr、Au、Mo、W、Pt、Ti、Cu、Pd、Ag等をはじめとする金属、あるいはこれらの金属の合金、あるいはIn₂O₃-SnO₂をはじめとする金属酸化物、シリコンなどの半導体などの中から適宜材料を選択して用いればよい。電極を形成するには、たとえば真空蒸着などの成膜技術とフォトリソグラフィー、エッチングなどのパターニング技術を組み合わせて用いれば容易に形成できるが、それ以外の方法(たとえば印刷技術)を用いて形成してもさしつかえない。

【0103】素子電極31と32の形状は、当該電子放出素子の応用目的に合わせて適宜設計される。一般的には、電極間隔Lは通常は数百オングストロームから数百マイクロメーターの範囲から適当な数値を選んで設計されるが、なかでも表示装置に応用するために好ましいのは数マイクロメーターより数十マイクロメーターの範囲である。また、素子電極の厚さdについては、通常は数百オングストロームから数マイクロメーターの範囲から適当な数値が選ばれる。

【0104】また、導電性薄膜33の部分には、微粒子膜を用いる。ここで述べた微粒子膜とは、構成要素として多数の微粒子を含んだ膜(島状の集合体も含む)のこととをさす。微粒子膜を微視的に調べれば、通常は、個々の微粒子が離間して配置された構造か、あるいは微粒子が互いに隣接した構造か、あるいは微粒子が互いに重なり合った構造が観測される。

【0105】微粒子膜に用いた微粒子の粒径は、数オングストロームから数千オングストロームの範囲に含まれるものであるが、なかでも好ましいのは10オングストロームから200オングストロームの範囲のものである。また、微粒子膜の膜厚は、以下に述べるような諸条件を考慮して適宜設定される。すなわち、素子電極31あるいは32と電気的に良好に接続するのに必要な条件、後述する通電フォーミングを良好に行うのに必要な条件、微粒子膜自身の電気抵抗を後述する適宜の値にするために必要な条件などである。具体的には、数オングストロームから数千オングストロームの範囲のなかで設定するが、なかでも好ましいのは10オングストロームから500オングストロームの間である。

【0106】また、微粒子膜を形成するのに用いられう

る材料としては、たとえば、Pd、Pt、Ru、Ag、Au、Ti、In、Cu、Cr、Fe、Zn、Sn、Ta、W、Pbなどをはじめとする金属や、PdO、SnO₂、In₂O₃、PbO、Sb₂O₃などをはじめとする酸化物や、HfB₂、ZrB₂、LaB₆、CeB₆、YB₄、GdB₄などをはじめとする硼化物や、TiC、ZrC、HfC、TaC、SiC、WCなどをはじめとする炭化物や、TiN、ZrH、HfNなどをはじめとする窒化物や、Si、Geなどをはじめとする半導体や、カーボンなどがあげられ、これらの中から適宜選択される。

【0107】以上述べたように、導電性薄膜33を微粒子膜で形成したが、そのシート抵抗値については、10の3乗から10の7乗[オーム/sq]の範囲に含まれるよう設定した。

【0108】なお、導電性薄膜33と素子電極31および32とは、電気的に良好に接続されるのが望ましいため、互いの一部が重なりあうような構造をとっている。その重なり方は、図8の例においては、下から、基板、素子電極、導電性薄膜の順序で積層したが、場合によっては下から基板、導電性薄膜、素子電極の順で積層してもさしつかえない。

【0109】また、電子放出部34は、導電性薄膜33の一部に形成された亀裂状などの部分であり、電気的には周囲の導電性薄膜よりも高抵抗性質を有している。亀裂などは、導電性薄膜33に対して、後述する通電フォーミングの処理を行うことにより形成する。亀裂内には、数オングストロームから数百オングストロームの粒径の微粒子を配置する場合がある。なお、実際の電子放出部の位置や形状を精密かつ正確に図示するのは困難なため、図8においては模式的に示した。

【0110】また、薄膜35は、炭素もしくは炭素化合物よりなる薄膜で、電子放出部34およびその近傍を被覆している。薄膜35は、通電フォーミング処理後に、後述する通電活性化の処理を行うことにより形成する。

【0111】薄膜35は、単結晶グラファイト、多結晶グラファイト、非晶質カーボンのいずれか、もしくはその混合物であり、膜厚は500[オングストローム]以下とするが、300[オングストローム]以下とするのがさらに好ましい。なお、実際の薄膜35の位置や形状を精密に図示するのは困難なため、図8においては模式的に示した。また、平面図(a)においては、薄膜35の一部を除去した素子を図示した。

【0112】以上、好ましい素子の基本構成を述べたが、実施例においては以下のようない素子を用いた。

【0113】すなわち、基板16には青板ガラスを用い、素子電極31と32はNi薄膜を用いた。素子電極の厚さdは1000[オングストローム]、電極間隔Lは2[マイクロメーター]とした。

【0114】微粒子膜の主要材料としてPdもしくはP

d_0 を用い、微粒子膜の厚さは約100 [オングストローム]、幅Wは100 [マイクロメーター]とした。

【0115】次に、好適な平面型の表面伝導型放出素子の製造方法について説明する。図9の(a)～(d)は、表面伝導型放出素子の製造工程を説明するための断面図で、各部材の表記は前記図8と同一である。

【0116】1)まず、図9(a)に示すように、基板16上に素子電極31および32を形成する。

【0117】形成するにあたっては、あらかじめ基板16を洗剤、純水、有機溶剤を用いて十分に洗浄後、素子電極の材料を堆積させる（堆積する方法としては、たとえば、蒸着法やスパッタ法などの真空成膜技術を用いればよい。）。その後、堆積した電極材料を、フォトリソグラフィー・エッチング技術を用いてパターニングし、(a)に示した一対の素子電極(31と32)を形成する。

【0118】2)次に、同図(b)に示すように、導電性薄膜33を形成する。

【0119】形成するにあたっては、まず前記(a)の基板に有機金属溶液を塗布して乾燥し、加熱焼成処理して微粒子膜を成膜した後、フォトリソグラフィー・エッチングにより所定の形状にパターニングする。ここで、有機金属溶液とは、導電性薄膜に用いる微粒子の材料を主要元素とする有機金属化合物の溶液である（具体的には、本実施例では主要元素としてPdを用いた。また、実施例では塗布方法として、ディッピング法を用いたが、それ以外のたとえばスピナー法やスプレー法を用いてもよい。）。

【0120】また、微粒子膜で作られる導電性薄膜の成膜方法としては、本実施例で用いた有機金属容器の塗布による方法以外の、たとえば真空蒸着法やスパッタ法、あるいは化学的気相堆積法などを用いる場合もある。

【0121】3)次に、同図(c)に示すように、フォーミング用電源36から素子電極31と32の間に適宜の電圧を印加し、通電フォーミング処理を行って、電子放出部34を形成する。

【0122】通電フォーミング処理とは、微粒子膜で作られた導電性薄膜34に通電を行って、その一部を適宜に破壊、変形、もしくは変質せしめ、電子放出を行うのに好適な構造に変化させる処理のことである。微粒子膜で作られた導電性薄膜のうち電子放出を行うのに好適な構造に変化した部分（すなわち電子放出部34）においては、薄膜に適当な亀裂が形成されている。なお、電子放出部34が形成される前と比較すると、形成された後は素子電極31と32の間で計測される電気抵抗は大幅に増加する。

【0123】通電方法をより詳しく説明するために、図10に、フォーミング用電源36から印加する適宜の電圧波形の一例を示す。微粒子膜で作られた導電性薄膜をフォーミングする場合には、パルス状の電圧が好まし

く、本実施例の場合には同図に示したようにパルス幅T1の三角波パルスをパルス間隔T2で連続的に印加した。その際には、三角波パルスの波高値V_{p f}を、順次昇圧した。また、電子放出部34の形成状況をモニターするためのモニターパルスPmを適宜の間隔で三角波パルスの間に挿入し、その際に流れる電流を電流計37で計測した。

【0124】実施例においては、たとえば10のマイナス5乗[Torr]程度の真空雰囲気下において、たとえばパルス幅T1を1 [ミリ秒]、パルス間隔T2を10 [ミリ秒]とし、波高値V_{p f}を1パルスごとに0.1 [V]ずつ昇圧した。そして、三角波を5パルス印加するたびに1回の割りで、モニターパルスPmを挿入した。フォーミング処理に悪影響を及ぼすことがないように、モニターパルスの電圧V_{p m}は0.1 [V]に設定した。そして、素子電極31と32の間の電気抵抗が1×10の6乗[オーム]になった段階、すなわちモニターパルス印加時に電流計37で計測される電流が1×10のマイナス7乗[A]以下になった段階で、フォーミング処理にかかる通電を終了した。

【0125】なお、上記の方法は、本実施例の表面伝導型放出素子に関する好ましい方法であり、たとえば微粒子膜の材料や膜厚、あるいは素子電極間隔など表面伝導型放出素子の設計を変更した場合には、それに応じて通電の条件を適宜変更するのが望ましい。

【0126】4)次に、図9の(d)に示すように、活性化用電源38から素子電極31と32の間に適宜の電圧を印加し、通電活性化処理を行って、電子放出特性の改善を行う。

【0127】通電活性化処理とは、前記通電フォーミング処理により形成された電子放出部34に適宜の条件で通電を行って、その近傍に炭素もしくは炭素化合物を堆積せしめる処理のことである（図においては、炭素もしくは炭素化合物よりなる堆積物を部材35として模式的に示した。）。なお、通電活性化処理を行うことにより、行う前と比較して、同じ印加電圧における放出電流を典型的には100倍以上に増加させることができる。

【0128】具体的には、10のマイナス4乗ないし10のマイナス5乗[Torr]の範囲内の真空雰囲気中で、電圧パルスを定期的に印加することにより、真空雰囲気中に存在する有機化合物を起源とする炭素もしくは炭素化合物を堆積させる。堆積物35は、単結晶グラファイト、多結晶グラファイト、非晶質カーボンのいずれかか、もしくはその混合物であり、膜厚は500 [オングストローム]以下、より好ましくは300 [オングストローム]以下である。

【0129】通電方法をより詳しく説明するために、図11の(a)に、活性化用電源38から印加する適宜の電圧波形の一例を示す。本実施例においては、一定電圧の矩形波を定期的に印加して通電活性化処理を行った

が、具体的には、矩形波の電圧 V_{ac} は 14 [V]、パルス幅 T_3 は 1 [ミリ秒]、パルス間隔 T_4 は 10 [ミリ秒]とした。なお、上述の通電条件は、本実施例の表面伝導型放出素子に関する好ましい条件であり、表面伝導型放出素子の設計を変更した場合には、それに応じて条件を適宜変更するのが望ましい。

【0130】図9の(d)に示す39は該表面伝導型放出素子から放出される放出電流 I_e を捕捉するためのアノード電極で、直流高電圧電源40および電流計41が接続されている。(なお、基板16を、表示パネルの中に組み込んでから活性化処理を行う場合には、表示パネルの蛍光面をアノード電極39として用いる。) 活性化用電源38から電圧を印加する間、電流計41で放出電流 I_e を計測して通電活性化処理の進行状況をモニターリし、活性化用電源38の動作を制御する。電流計41で計測された放出電流 I_e の一例を図11(b)に示すが、活性化電源38からパルス電圧を印加しはじめると、時間の経過とともに放出電流 I_e は増加するが、やがて飽和してほとんど増加しなくなる。このように、放出電流 I_e がほぼ飽和した時点で活性化用電源38からの電圧印加を停止し、通電活性化処理を終了する。

【0131】なお、上述の通電条件は、本実施例の表面伝導型放出素子に関する好ましい条件であり、表面伝導型放出素子の設計で変更した場合には、それに応じて条件を適宜変更するのが望ましい。

【0132】以上のようにして、図9(e)に示す平面型の表面伝導型放出素子を製造した。

【0133】(垂直型の表面伝導型放出素子) 次に、電子放出部もしくはその周辺を微粒子膜から形成した表面伝導型放出素子のもうひとつの代表的な構成、すなわち垂直型の表面伝導型放出素子の構成について説明する。

【0134】図12は、垂直型の基本構成を説明するための模式的な断面図であり、図中の42は基板、43と44は素子電極、45は段差形成部材、46は微粒子膜を用いた導電性薄膜、47は通電フォーミング処理により形成した電子放出部、48は通電活性化処理により形成した薄膜である。

【0135】垂直型が先に説明した平面型と異なる点は、素子電極のうちの片方(43)が段差形成部材45上に設けられており、導電性薄膜46が段差形成部材45の側面を被覆している点にある。したがって、前記図8の平面型における素子電極間隔 s は、垂直型においては段差形成部材45の段差高さ L_s として設定される。なお、基板42、素子電極43および44、微粒子膜を用いた導電性薄膜46については、前記平面型の説明中に列挙した材料を同様に用いることが可能である。また、段差形成部材45には、たとえば SiO_2 のような電気的な絶縁性の材料を用いる。

【0136】次に、垂直型の表面伝導型放出素子の製法について説明する。図13の(a)～(f)は、製造工

程を説明するための断面図で、各部材の表記は前記図12と同一である。

【0137】1)まず、図13(a)に示すように、基板42上に素子電極44を形成する。

【0138】2)次に、同図(b)に示すように、段差形成部材を形成するための絶縁層を積層する。絶縁層は、たとえば SiO_2 をスパッタ法で積層すればよいが、たとえば真空蒸着法や印刷法などの他の成膜方法を用いてもよい。

【0139】3)次に、同図(c)に示すように、絶縁層の上に素子電極43を形成する。

【0140】4)次に、同図(d)に示すように、絶縁層の一部を、たとえばエッチング法を用いて除去し、素子電極44を露出させる。

【0141】5)次に、同図(e)に示すように、微粒子膜を用いた導電性薄膜46を形成する。形成するには、前記平面型の場合と同じく、たとえば塗布法などの成膜技術を用いればよい。

【0142】6)次に、前記平面型の場合と同じく、通電フォーミング処理を行い、電子放出部を形成する(図9(c)を用いて説明した平面型の通電フォーミング処理と同様の処理を行えばよい。)。

【0143】7)次に、前記平面型の場合と同じく、通電活性化処理を行い、電子放出部近傍に炭素もしくは炭素化合物を堆積させる(図9(d)を用いて説明した平面型の通電活性化処理と同様の処理を行えばよい。)。

【0144】以上のようにして、図13(f)に示す垂直型の表面伝導型放出素子を製造した。

【0145】(表示装置に用いた表面伝導型放出素子の特性) 以上、平面型と垂直型の表面伝導型放出素子について素子構成と製法を説明したが、次に表示装置に用いた素子の特性について述べる。

【0146】図14に、表示装置に用いた素子の、(放出電流 I_e) 対 (素子印加電圧 V_f) 特性、および(素子電流 I_f) 対 (素子印加電圧 V_f) 特性の典型的な例を示す。なお、放出電流 I_e は素子電流 I_f に比べて著しく小さく、同一尺度で図示するのが困難であるうえ、これらの特性は素子の大きさや形状等の設計パラメータを変更することにより変化するものであるため、2つのグラフは各々任意単位で図示した。

【0147】表示装置に用いた素子は、放出電流 I_e に関して以下に述べる3つの特性を有している。第一に、ある電圧(これを閾値電圧 V_{th} と呼ぶ)以上の大きさの電圧を素子に印加すると急激に放出電流 I_e が増加するが、一方、閾値電圧 V_{th} 未満の電圧では放出電流 I_e はほとんど検出されない。

【0148】すなわち、放出電流 I_e に関して、明確な閾値電圧 V_{th} を持った非線形素子である。

【0149】第二に、放出電流 I_e は素子に印加する電圧 V_f に依存して変化するため、電圧 V_f で放出電流 I

eの大きさを制御できる。

【0150】第三に、素子に印加する電圧Vfに対して素子から放出される電流Ieの応答速度が速いため、電圧Vfを印加する時間の長さによって素子から放出される電子の電荷量を制御できる。

【0151】以上のような特性を有するため、表面伝導型放出素子を表示装置に好適に用いることができた。たとえば多数の素子を表面画面の画素に対応して設けた表示装置において、第一の特性を利用すれば、表示画面を順次走査して表示を行うことが可能である。すなわち、駆動中の素子には所望の発光輝度に応じて閾値電圧Vth以上の中電圧を適宜印加し、非選択状態の素子には閾値電圧Vth未満の電圧を印加する。駆動する素子を順次切り替えてゆくことにより、表示画面を順次走査して表示を行うことが可能である。

【0152】また、第二の特性かまたは第三の特性を利用することにより、発光輝度を制御することができるため、階調表示を行うことが可能である。

【0153】(多数素子を単純マトリクス配線したマルチ電子ビーム源の構造) 次に、上述の表面伝導型放出素子を基板上に配列して単純マトリクス配線したマルチ電子ビーム源の構造について述べる。

【0154】図4に示すのは、前記図1の表示パネルに用いたマルチ電子ビーム源の平面図である。基板上には、前記図8で示したものと同様な表面伝導型放出素子が配列され、これらの素子は行方向配線電極18と列方向配線電極19により単純マトリクス状に配線されている。行方向配線電極18と列方向配線電極19の交差する部分には、電極間に絶縁層(不図示)が形成されており、電気的な絶縁が保たれている。

【0155】図4のA-A'に沿った断面を図5に示す。

【0156】なお、このような構造のマルチ電子源は、あらかじめ基板上に行方向配線電極18、列方向配線電極19、電極間絶縁層(不図示)、および表面伝導型放出素子の素子電極と導電性薄膜を形成した後、行方向配線電極18および列方向配線電極19を介して各素子に給電して通電フォーミング処理と通電活性化処理を行うことにより製造した。

【0157】図5は、NTSC方式のテレビ信号に基づいてテレビジョン表示を行う為の駆動回路の概略構成をブロック図で示したものである。同図中、表示パネル49は前述した表示パネルに相当するもので、前述した様に製造され、動作する。また、走査回路50は表示ラインを走査し、制御回路51は走査回路へ入力する信号等を生成する。シフトレジスタ52は1ライン毎のデータをシフトし、ラインメモリ53は、シフトレジスタ52からの1ライン分のデータを変調信号発生器54に入力する。同期信号分離回路55はNTSC信号から同期信号を分離する。

【0158】以下、図15の装置各部の機能を詳しく説明する。

【0159】まず表示パネル49は、端子Dx1ないしDxmおよび端子Dy1ないしDyn、および高圧端子Hvを介して外部の電気回路と接続されている。このうち、端子Dx1ないしDxmには、表示パネル49内に設けられているマルチ電子ビーム源、すなわちm行n列の行列状にマトリクス配線された冷陰極素子を1行(n素子)ずつ順次駆動してゆく為の走査信号が印加される。一方、端子Dy1ないしDynには、前記走査信号により選択された1行分のn個の各素子の出力電子ビームを制御する為の変調信号が印加される。また、高圧端子Hvには、直流電圧源V_aより、たとえば5[kV]の直流電圧が供給されるが、これはマルチ電子ビーム源より出力される電子ビームに蛍光体を励起するのに十分なエネルギーを付与する為の加速電圧である。

【0160】次に、走査回路50について説明する。同回路は、内部にm個のスイッチング素子(図中、S1ないしSmで模式的に示されている)を備えるもので、各スイッチング素子は、直流電圧源Vxの出力電圧もしくは0[V](グランドレベル)のいずれか一方を選択し、表示パネル49の端子Dx1ないしDxmと電気的に接続するものである。S1ないしSmの各スイッチング素子は、制御回路51が 출력する制御信号T_{scan}に基づいて動作するものだが、実際にはたとえばFETのようなスイッチング素子を組合わせる事により容易に構成することが可能である。なお、前記直流電圧源Vxは、図14に例示した電子放出素子の特性に基づき走査されていない素子に印加される駆動電圧が電子放出しきい値電圧Vth電圧以下となるよう、一定電圧を出力するよう設定されている。

【0161】また、制御回路51は、外部より入力する画像信号に基づいて適切な表示が行なわれるよう各部の動作を整合させる働きをもつものである。次に説明する同期信号分離回路55より送られる同期信号T_{sync}に基づいて、各部に対してT_{scan}およびT_{sf}およびT_{mr}の各制御信号を発生する。同期信号分離回路55は、外部から入力されるNTSC方式のテレビ信号から、同期信号成分と輝度信号成分とを分離する為の回路で、良く知られているように周波数分離(フィルタ)回路を用いれば容易に構成できるものである。同期信号分離回路55により分離された同期信号は、良く知られるように垂直同期信号と水平同期信号より成るが、ここでは説明の便宜上、T_{sync}信号として図示した。一方、前記テレビ信号から分離された画像の輝度信号成分を便宜上DATA信号と表すが、同信号はシフトレジスタ52に入力される。

【0162】シフトレジスタ52は、時系列的にシリアルに入力される前記DATA信号を、画像の1ライン毎にシリアル/パラレル変換するためのもので、前記制御

回路51より送られる制御信号Tsftに基づいて動作する。すなわち、制御信号Tsftは、シフトレジスタ52のシフトロックであると言い換えることもできる。シリアル／パラレル変換された画像1ライン分（電子放出素子n素子分の駆動データに相当する）のデータは、Id1ないしIdnのn個の信号として前記シフトレジスタ52により出力される。

【0163】ラインメモリ53は、画像1ライン分のデータを必要時間の間だけ記憶する為の記憶装置であり、制御回路51より送られる制御信号Tmryにしたがって適宜Id1ないしIdnの内容を記憶する。記憶された内容は、I'd1ないしI'dnとして出力され、変調信号発生器54に入力される。

【0164】変調信号発生器54は、前記画像データI'd1ないしI'dnの各々に応じて、電子放出素子17の各々を適切に駆動変調する為の信号源で、その出力信号は、端子Dy1ないしDynを通じて表示パネル49内の電子放出素子17に印加される。

【0165】図14を用いて説明したように、本発明に関わる表面伝導型放出素子は放出電流Ieに対して以下の基本特性を有している。すなわち、電子放出には明確な閾値電圧Vth（後述する実施例の表面伝導型放出素子では8[V]）があり、閾値Vth以上の電圧を印加された時の電子放出が生じる。また、電子放出閾値Vth以上の電圧に対しては、図14のグラフのように電圧の変化に応じて放出電流Ieも変化する。このことから、本素子にパルス状の電圧を印加する場合、たとえば電子放出閾値Vth以下の電圧を印加しても電子放出は生じないが、電子放出閾値Vth以上の電圧を印加する場合には表面伝導型放出素子から電子ビームが出力される。その際、パルスの波高Vmを変化させることにより出力電子ビームの強度を制御することが可能である。また、パルスの幅Pwを変化させることにより出力される電子ビームの電荷の総量を制御することが可能である。

【0166】従って、入力信号に応じて、電子放出素子を変調する方式としては、電圧変調方式、パルス幅変調方式等が採用できる。電圧変調方式を実施するに際しては、変調信号発生器54として、一定長さの電圧パルスを発生し、入力されるデータに応じて適宜パルスの波高値を変調するような電圧変調方式の回路を用いることができる。また、パルス幅変調方式を実施するに際しては、変調信号発生器54として、一定の波高値の電圧パルスを発生し、入力されるデータに応じて適宜電圧パルスの幅を変調するようなパルス幅変調方式の回路を用いることができる。

【0167】シフトレジスタ52やラインメモリ53は、デジタル信号式のものでもアナログ信号式のものでも採用できる。すなわち、画像信号のシリアル／パラレル変換や記憶が所定の速度で行われればよいからであ

る。

【0168】デジタル信号式を用いる場合には、同期信号分離回路55の出力信号DATAをデジタル信号化する必要があるが、これには同期信号分離回路55の出力部にA/D変換器を設ければよい。これに関連してラインメモリ53の出力信号がデジタル信号かアナログ信号かにより、変調信号発生器に用いられる回路が若干異なったものとなる。すなわち、デジタル信号を用いた電圧変調方式の場合、変調信号発生器54には、例えばD/A変換回路を用い、必要に応じて増幅回路などを付与する。パルス幅変調方式の場合、変調信号発生器54には、例えば高速の発振器および発振器の出力する波数を計数する計数器（カウンタ）および計数器の出力値と前記メモリの出力値を比較する比較器（コンパレータ）を組み合せた回路を用いる。必要に応じて、比較器の出力するパルス幅変調された変調信号を電子放出素子の駆動電圧にまで電圧增幅するための増幅器を附加することもできる。

【0169】アナログ信号を用いた電圧変調方式の場合、変調信号発生器54には、例えばオペアンプなどを用いた増幅回路を採用でき、必要に応じてシフトレベル回路などを付加することもできる。パルス幅変調方式の場合には、例えば、電圧制御型発振回路（VCO）を採用でき、必要に応じて電子放出素子の駆動電圧まで電圧増幅するための増幅器を付加することもできる。

【0170】このような構成をとりうる本発明の適用可能な画像表示装置においては、各電子放出素子に、容器外端子Dx1乃至Dxm、Dyn1乃至Dynを介して電圧を印加することにより、電子放出が生じる。高圧端子Hvを介してメタルバック21あるいは透明電極（不図示）に高圧を印加し、電子ビームを加速する。加速された電子は、蛍光膜20に衝突し、発光が生じて画像が形成される。

【0171】ここで述べた画像表示装置の構成は、本発明を適用可能な画像形成装置の一例であり、本発明の思想に基づいて種々の変形が可能である。入力信号についてはNTSC方式を挙げたが、入力信号はこれに限るものではなく、PAL、SECAM方式など他、これらより多数の走査線からなるTV信号（MUSE方式をはじめとする高品位TV）方式をも採用できる。

【0172】

【実施例】以下に、実施例を挙げて本発明を更に詳述する。

【0173】以下に述べる各実施例においては、マルチ電子ビーム源として、前述した、電極間の導電性微粒子膜に電子放出部を有するタイプのN×M個（N=3072、M=1024）の表面伝導型放出素子を、M本の行方向配線とN本の列方向配線とによりマトリクス配線（図1および図4参照）したマルチ電子ビーム源を用いた。

【0174】(実施例1:高抵抗膜) TiおよびAlのターゲットを高周波電源で同時スパッタすることにより、Ti-Al合金窒化膜を形成した。スパッタガスはAr:N₂が1:2の混合ガスで全圧力は1mTorrである。絶縁性部材は青板ガラスを用い、TiおよびAlターゲットに加える高周波電力を調整することにより、合金窒化膜の比抵抗を変化した。Ti濃度が31at%のとき比抵抗 $5 \times 10^4 \Omega \text{cm}$ を示した。この膜厚60nmのTi-Al合金窒化膜の表面にHf-N膜をスパッタ法で10nm形成し、試料Aを得た。

【0175】(実施例2:高抵抗膜) 実施例1のTiに代えてCrターゲットを用い、青板ガラスにCr-Al合金窒化膜を200nm厚形成した。スパッタガスは実施例1と同じであり、CrとAlの高周波電力を調整し、Crが5.8at%、で比抵抗 $4.0 \times 10^5 \Omega \text{cm}$ の膜が得られた。 $4 \times 10^5 \Omega \text{cm}$ のCr-Al合金窒化膜表面にPt膜を1nm厚、合金窒化膜と同一装置で連続して成膜し、試料Bを得た。この膜をSEM観察した結果、Ptは不連続な島状膜を形成していることがわかった。

【0176】(実施例3:高抵抗膜) 実施例1のTiに代えてTaターゲットを用い、青板ガラスにTa-Al合金窒化膜を200nm厚形成した。スパッタガスは実施例1と同じであり、TaとAlの高周波電力を調整し、Taの組成が31at%の時に比抵抗 $3.0 \times 10^5 \Omega \text{cm}$ の合金窒化膜が得られた。この表面にAu膜を1nm厚、電子ビーム蒸着法により成膜することにより試料Cを得た。この膜をSEM観察した結果実施例2と同様に不連続な島状膜を形成していた。

【0177】(実施例4:高抵抗膜) Cr及びBのターゲットをRFスパッタにより同時スパッタすることにより、Cr-B-Nを成膜した。膜厚は100nmである。スパッタガスはAr:N₂=7:3の混合ガスで、全圧は0.45Paとした。Cr及びBターゲットに加える高周波電力を調整することにより組成を調整し、Crが11.6at%の時に比抵抗 $1 \times 10^4 \Omega \text{cm}$ の膜を得た。膜厚は約200nmである。この表面にHf-N膜をスパッタ法で10nm形成し、試料Dを得た。

【0178】(実施例5:高抵抗膜) Cr及びSi-NのターゲットをRFスパッタにより同時スパッタすることによりCr-Si-Nを成膜した。スパッタガスはAr:N₂=7:1の混合ガスで、全圧は0.40Paとした。Cr及びSiターゲットに加える高周波電力を調整することにより組成を調整しCrが3.8at%の時に比抵抗 $1 \times 10^5 \Omega \text{cm}$ の膜を得た。膜厚は約100nmであった。この表面にPtを1nm厚、電子ビーム蒸着法により成膜することにより試料Eを得た。

【0179】(実施例6:高抵抗膜) 実施例2で作製した試料Bを大気中450°Cで熱処理し試料Fを得た。熱処理を行っても試料Bの抵抗値に変化はなかった。SI

MS(二次イオン質量分析器)で酸化層厚みを測定した結果、Cr-Al合金窒化膜の表面より約25nmの深さから酸素が検出され、合金窒化膜とPt膜の境界部ではCr-Al合金酸化膜が形成されている。この酸化膜の合金窒化膜近傍は酸素濃度が低下していることから、この領域においては酸窒化膜が形成されている。

【0180】(実施例7) 実施例1で作製した試料Aを大気中450°Cで熱処理し試料Gを得た。熱処理を行った結果試料Aの抵抗値は約10倍に上昇した。SIMS(二次イオン質量分析器)で酸化層厚みを測定した結果、Cr-Al合金窒化膜の表面より約25nmの深さから酸素が検出され、合金窒化膜と第2層(Hf-O、Hf-N膜)の境界部ではCr-Al合金酸化膜が形成されている。この酸化膜の合金窒化膜近傍は酸素濃度が低下していることから、この領域においては酸窒化膜が形成されている。またESCAにより表面組成分析を行ったところ表面には酸素と微量の窒素が検出され、表面にはHf-OとHf-Nが存在している。

【0181】(比較例) 比較例として、一層のみの帯電防止膜から成る試料を作製した。絶縁性部材として石英ガラス上にAu島状膜を厚み3nmRFスパッタ法で作製した。得られたAu膜の比抵抗は $3 \times 10^5 \Omega$ であり、これを試料Hとした。

【0182】また、他の比較例として、第2層の膜厚を大きくした試料を作製した。絶縁性部材として石英ガラス上には実施例2で述べたのと同じCr-Al-Nを200nm成膜し、その上にPtを40nmと大きな膜厚で成膜した。これを試料Iとする。

【0183】[結果] 以上本発明帯電防止膜を形成した試料A~Eおよび比較例の試料Hをそれぞれ、425°C熱処理、真空中、真空中200°C熱処理後の抵抗値を測定した。

【0184】結果は、図16に示したように、比較例Hは抵抗値が大きく変動するのに対し、本発明帯電防止膜はいずれも大きな変化がなく安定である。すなわち、比較例で示したAu島状膜は比抵抗値が帯電防止膜として好ましい範囲にあるが、抵抗値の安定性が悪い。しかしながら、本発明帯電防止膜は熱処理後も抵抗変化が小さいので、電子線ディスプレイのように使用環境が真空であったり、作製工程に高温熱処理、真空熱処理を含む用途に対して特に有効なものである。

【0185】また、Ptの第2層の膜厚を40nmにした比較例の試料Iは、比抵抗が $10^{-5} \Omega \text{cm}$ を示し、電子線ディスプレイのスペーサー帶電防止膜としては抵抗値が低すぎ、十分な高圧をかけることができない。

【0186】(実施例8:スペーサー) 次に本発明を適用した表示装置の表示パネルの構成について、具体的な例を示して説明する。

【0187】図1は、実施例に用いた表示パネルの斜視図であり、内部構造を示すためにパネルの一部を切り欠

いて示している。

【0188】図中、13はリアプレート、14は支持枠（側壁）、15はフェースプレートであり、13、14、15により表示パネルの内部は真空に維持されている。リアプレート13には、基板16が固定されているが、該基板上には冷陰極型電子放出素子として表面伝導型放出素子17が 1920×480 個形成されている。図1では個数は簡略化して表示してある。

【0189】本実施例においては、気密容器のリアープレート13にマルチ電子ビーム源の基板16を固定する構成としたが、マルチ電子ビーム源の基板16が十分な強度を有するものである場合は、気密容器のリアープレートとしてマルチ電子ビーム源の基板16自体を用いてもよい。

【0190】図4は、前記図1の表示パネル16に用いたマルチ電子ビーム源の平面図である。基板上には、表面伝導型放出素子が配列され、これらの素子はX方向配線電極18とY方向配線電極19により単純マトリクス状に配線されている。X方向電極18とY方向配線電極19の交差する部分には、電極間に絶縁層（不図示）が形成されており、電気的な絶縁が保たれている。

【0191】図4のA-A'に沿った断面を、図5に示す。

【0192】（平面型の表面伝導型放出素子）本実施例に用いた平面型の表面伝導型放出素子の素子構成について図8を用いて説明する。図中、16は基板、31と32は素子電極、33は導電性薄膜、34は通電フォーミング処理により形成した電子放出部、35は通電活性化処理に形成した薄膜である。

【0193】基板16は石英ガラスや青板ガラスをはじめとする各種ガラス基板や、アルミナをはじめとする各種セラミックス基板あるいは上述の各種基板上にSiO₂の絶縁層などを用いることができる。

【0194】また、基板16上に基板面と平行に対向して設けられた素子電極31と32は、導電性を有する材料によって形成されている。例えば、Ni、Cr、Au、Mo、W、Pt、Ti、Cu、Pd、Ag等をはじめとする金属、あるいはこれらの金属の合金、あるいはIn₂O₃-SnO₂をはじめとする金属酸化物、ポリシリコンなどの半導体などの中から適宜材料を選択して用いればよい。電極を形成するには、例えば真空蒸着などの成膜技術とフォトリソグラフィー、エッチングなどのパターニング技術を組み合わせて用いれば容易に形成できるが、それ以外の方法（例えば印刷技術）を用いて形成しても差し支えない。

【0195】素子電極31と32の形状は、当該電子放出素子の応用目的に合わせて適宜設計される。一般的には、電極間隔Lは通常数十名のメーターから数百マイクロメーターの範囲から適当な数値を選んで設計されるが、中でも表示装置に応用するために好ましいのは数マ

イクロメーターより数十マイクロメーターの範囲から適当な数値が選ばれる。

【0196】また、導電性薄膜33の部分には、微粒子膜を用いる。ここで述べた微粒子膜とは、構成要素として多数の微粒子を含んだ膜（島状の集合体も含む）のことを目指す。微粒子膜を微視的に調べれば、通常は個々の微粒子が離間して配置された構造か、あるいは微粒子がたがいに重なり合った構造が観測される。

【0197】微粒子膜に用いた微粒子の粒径は、数オングストロームから数百ナノメーターの範囲に含まれるものであるが、中でも好ましいものは1から20ナノメーターの範囲のものである。また、微粒子膜の膜厚は、以下に述べるような諸条件を考慮して適宜設定される。すなわち、素子電極31あるいは32と電気的に良好に接続するのに必要な条件、後述する通電フォーミングを良好に行うのに必要な条件、微粒子膜自身の電気抵抗を後述する適宜の値にするために必要な条件などである。具体的には、数オングストロームから数百ナノメーターの範囲の中で設定するが、中でも好ましいのは1から50ナノメーターの間である。

【0198】また、微粒子膜を形成するのに用いられる材料としては、例えば、Pd、Pt、Ru、Ag、Au、Ti、In、Cu、Cr、Fe、Zn、Sn、Ta、W、Pbなどをはじめとする金属や、PdO、SnO₂、In₂O₃、PbO、Sb₂O₃などをはじめとする酸化物や、HfB₂、ZrB₂、LaBL₆、CeB₆、YB₄、GdB₄などをはじめとする硼化物や、TiC、ZrC、HfC、TaC、SiC、WCなどをはじめとする炭化物や、TiN、ZrN、HfNなどをはじめとする窒化物や、Si、Geなどをはじめとする半導体や、カーボンなどがあげられ、これらの中から適宜選択される。

【0199】以上述べたように、導電性薄膜33を微粒子膜で形成したが、その表面抵抗値については、10の3乗から10の7乗オームの範囲に含まれるよう設定した。なお、導電性薄膜33と素子電極31及び32とは電気的に良好に接続されるのが望ましいため、たがいの一部が重なり合うような構造をとっている。その重なりかたは、図8の例においては、下から、基板、素子電極、導電性薄膜の順序で積層したが、場合によっては下から基板、導電性薄膜、素子電極の順序で積層しても構わない。

【0200】また電子放出部34は、導電性薄膜33の一部に形成された亀裂状などの部分であり、電気的には周囲の導電性薄膜よりも高抵抗性質を有している。亀裂などは、導電性薄膜33に対して、通電フォーミングの処理を行うことにより形成する。通電フォーミング処理とは、微粒子膜で作られた導電性薄膜33に対して、通電を行って、その一部を適宜に破壊、変形、もしくは変質せしめ、電子放出を行うのに好適な構造に変化させ

る処理のことである。微粒子膜で作られた導電性薄膜のうち電子放出を行うのに好適な構造に変化した部分（すなわち電子放出部34）においては、薄膜に適当な亀裂が形成されている。なお、電子放出部34が形成される前と比較すると、形成された後は素子電極31と32の間で計測される電気抵抗は大幅に増加する。

【0201】薄膜35は、炭素もしくは炭素化合物よりなる薄膜で、電子放出部34及びその近傍を被覆している。

【0202】薄膜35は、通電フォーミング処理後に、通電活性化の処理を行うことにより形成した。

【0203】薄膜35は、単結晶グラファイト、多結晶グラファイト、非晶質カーボンのいずれかか、もしくはその混合物であり、膜厚は50ナノメーター以下とするが、17ナノメーター以下とするのが更に好ましい。

【0204】通電活性化処理とは、前記通電フォーミング処理に形成された電子放出部34に適宜の条件で通電を行って、その近傍に炭素もしくは炭素化合物を堆積せしめる処理のことである（図においては、炭素もしくは炭素化合物よりなる堆積物を部材35として模式的に示した。）。なお、通電活性化処理を行うことにより、行う前と比較して、同じ印加電圧における放出電流を典型的には100倍以上に増加させることができる。具体的には、10のマイナス4乗ないし10のマイナス5乗Torの範囲内の真空雰囲気中で、電圧パレスを定期的に印加することにより、真空雰囲気中に存在する有機化合物を起源とする炭素もしくは炭素化合物を堆積させる。堆積物35は、単結晶グラファイト、多結晶グラファイト、非晶質カーボンのいずれかか、もしくはその混合物であり、膜厚は50ナノメーター以下、より好ましくは17ナノメーター以下である。

【0205】以上、好ましい素子の基本構成を述べたが、実施例においては以下のようないくつかの素子を用いた。

【0206】すなわち、基板16には青板ガラスを用い、素子電極31と32にはNi薄膜を用いた。素子電極の厚さdは100ナノメーター、電極間隔Lは20マイクロメーターとした。微粒子膜の主要原料としてPdもしくはPdOを用い、微粒子膜の厚さは約10ナノメーター、幅Wは100マイクロメーターである。

【0207】なお、このような構造のマルチ電子源は、あらかじめ基板上にX方向配線電極18、Y方向配線電極19、電極間絶縁層（不図示）及び表面伝導型放出素子の素子電極と導電性薄膜を形成した後、X方向配線電極18及びY方向配線電極19を介して、各素子に給電して通電フォーミング処理と通電活性化処理を行うことにより製造した。

【0208】（スペーサ）長さ40mm、幅2.8mm、厚み0.2mmのリアプレートと同質のガラスを絶縁性部材として用いた。帯電防止膜として、実施例2で用いたCr-A1合金窒化膜に第2層としてPtを積層

したものを使用した。厚みは200nmである。これに限らず本発明帯電防止膜を使用することが可能である。

【0209】次に、低抵抗膜29（図7）として、フェースプレート、リアプレートとの接続部に接続部と平行に17μmの帯状に0.1μm厚みのPt膜を形成した。

【0210】スペーサはX方向配線上及びフェースプレート上のメタルバックと導電性フリットガラスを用いて接続されている。導電性フリットガラスはフリットガラスに、表面を金コーティングした導電性微粒子を混合したものを使用し、スペーサ表面の帯電防止膜とX方向配線あるいはフェースプレートと電気的に接続してある。

【0211】以上の構造の表示装置のX方向配線とY方向配線を不図示の画像信号回路に接続し、テレビ画像を表示したところ、スペーサ近傍における発光位置ずれはわずかであり、実用上問題ないものであった。

【0212】比較例として実施例2で作成したCr-A1-N帯電防止膜をPtの第2層を設げずに同様の絶縁部材上に成膜しスペーサとして用いた。この時テレビ画像を表示すると、スペーサ近傍の発光位置ずれはわずかであったが、第2層のある試料に比べてそのずれ量は多かった。この差は電子源からの放出電子量が多いほど明瞭になった。この時、発光位置ずれとは、スペーサが帶電していないと仮定して、ビームが本来照射するはずの位置からのずれのことである。

【0213】冷陰極型電子放出素子として上記平面型表面伝導型放出素子のほか、図12にその断面模式図を示す垂直型の表面伝導型放出素子も使用可能である。表面伝導型放出素子以外の電界放出型電子放出素子も用いることができる。

【0214】なお、スペーサの形状としては、図20(a)に示すような、各電子源の位置に対応したマトリクス状の開孔を持つ板状部材からなる形状も考えられ、また図20(b)に示されるようなライン状の開孔を持つ形状であってもよい。

【0215】

【発明の効果】以上説明したように、本発明によれば、抵抗値が不安定であっても帯電しにくい材料を最表面の第2層として膜厚1nm～20nmで用い、第1層として化学的、物理的に安定な半導電性膜を膜厚10nm～1μmで用いるというように、帯電防止膜を2層構成とすることにより、その後の加熱工程を通して、抵抗値の変動が少なく、安定した抵抗値の帯電防止膜を得ることができる。

【0216】また、本発明の帯電防止膜は、比抵抗が10⁸Ωcm以下であるので、帯電防止効果が得られる表面抵抗に調整することが容易であり、かつ安定性が高いものである。また、この帯電防止膜をスペーサに応用することで、画像のむらのない表示装置の製造が可能である。

【0217】また、本発明によれば、第1層に化学的、物理的に安定な半導電性膜を上記膜厚で被覆することにより、組立工程中に受ける様々な因子に影響を受けない膜の安定で適正な抵抗値を規定することができる。

【0218】一方、第2層には、二次電子放出効率が第1層の材料より小さく、帶電防止材料として好ましいが、被抵抗が低いため、スペーサ帶電防止膜として適正な抵抗値に保つためには非常に薄く成膜しなければならず、単独で用いると非常に不安定であるような材料を用いることができる。

【0219】あるいは、同様に、二次電子放出効率は小さいが、比抵抗が高すぎて除電能が劣る（抵抗値が高いほど除電速度は遅くなる）ような材料も第1層に除電機能をになわせることにより用いることができる。

【0220】二次電子放出により帶電が引き起こされる場合は、帶電防止能は、表面から10nm程度までの深さの材料に依存する。一方、除電の能力（帶電除去）は膜全体の抵抗値に依存する。よって、これらの機能を分離して二層の膜に持たせることにより、従来の単膜の構成よりパフォーマンスの高い帶電防止膜を作ることができる。

【図面の簡単な説明】

【図1】本発明の実施例である画像表示装置の、表示パネルの一部を切り欠いて示した斜視図。

【図2】本発明の帶電防止膜の概略断面図。

【図3】本発明の他の帶電防止膜の概略断面図。

【図4】実施例で用いたマルチ電子ビーム源の基板の平面図。

【図5】実施例で用いた平面型の表面伝導型放出素子の断面図。

【図6】表示パネルのフェースプレートの蛍光体配列を例示した平面図。

【図7】本発明表示装置のスペーサの断面図。

【図8】実施例で用いた平面型の表面伝導型放出素子の平面図（a）、断面図（b）。

【図9】平面型の表面伝導型放出素子の製造工程を示す断面図。

【図10】通電フォーミング処理の際の印加電圧波形図。

【図11】通電活性化処理の際の印加電圧波形（a）、放出電流Ieの変化（b）を示す図。

【図12】垂直型の表面伝導型放出素子の断面図。

【図13】垂直型の表面伝導型放出素子の製造工程を示す断面図。

【図14】実施例で用いた表面伝導型放出素子の典型的な特性を示すグラフ。

【図15】本発明の実施例である画像表示装置の駆動回路の概略構成を示すブロック図。

【図16】実施例と比較例との抵抗値の変化を示す図。

【図17】従来知られた表面伝導型放出素子の一例を示す図。

【図18】従来知られたFE型素子の一例を示す図。

【図19】従来知られたMIM型素子の一例を示す図。

【図20】スペーサの他の形状を示す模式図である。

【符号の説明】

23 絶縁性部材

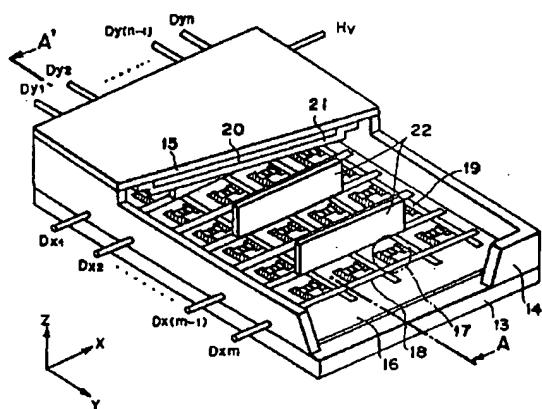
24 帯電防止膜

25 合金窒化膜

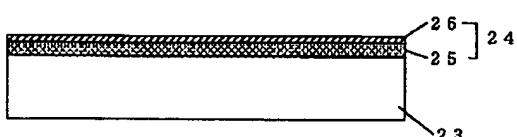
26 第2層

27 合金の酸化膜あるいは酸窒化膜

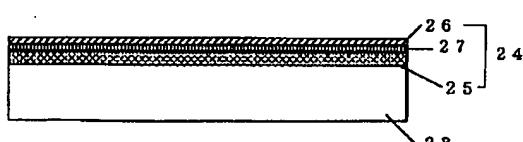
【図1】



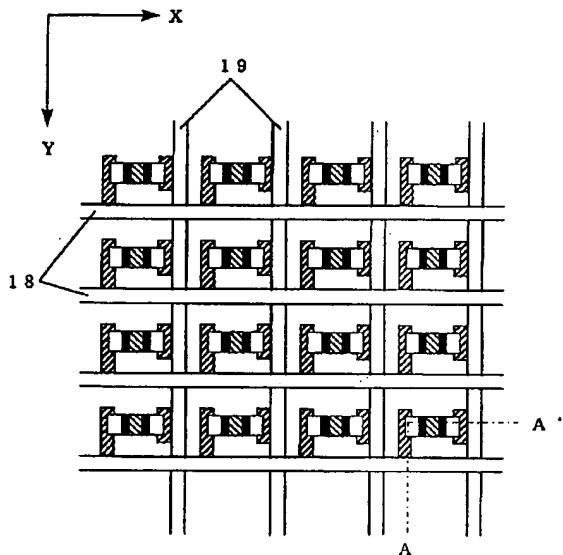
【図2】



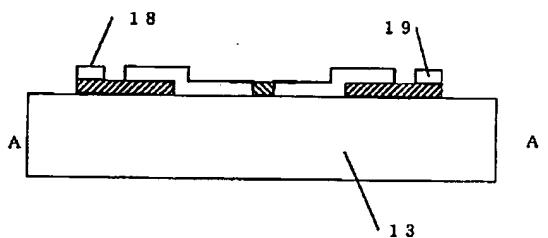
【図3】



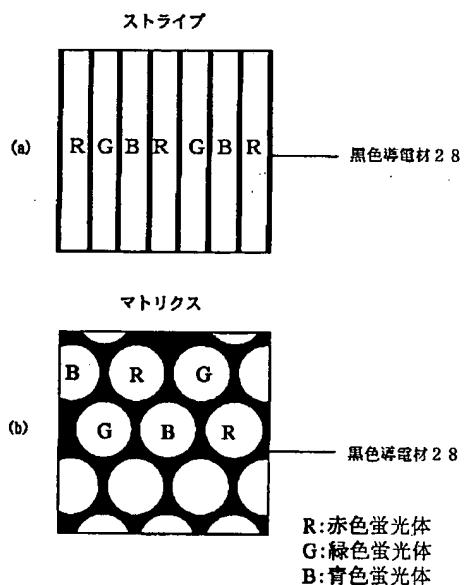
【図4】



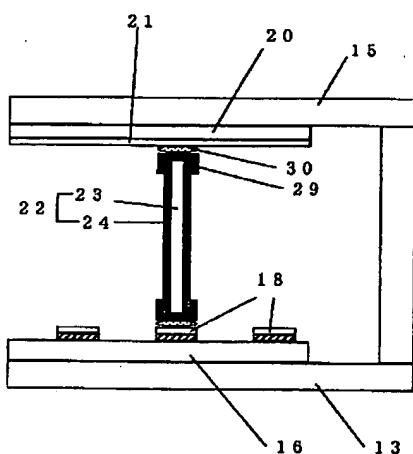
【図5】



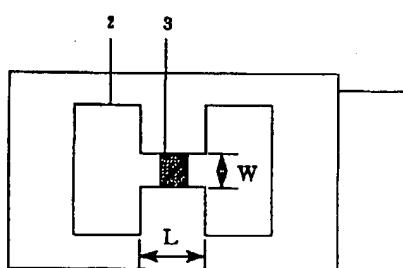
【図6】



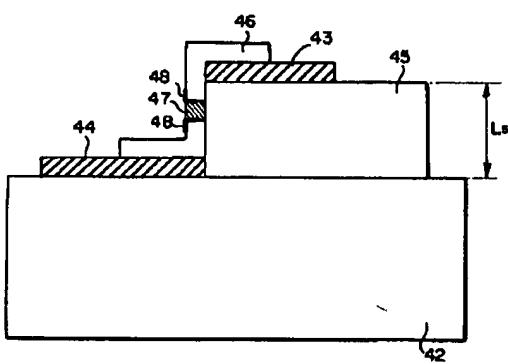
【図7】



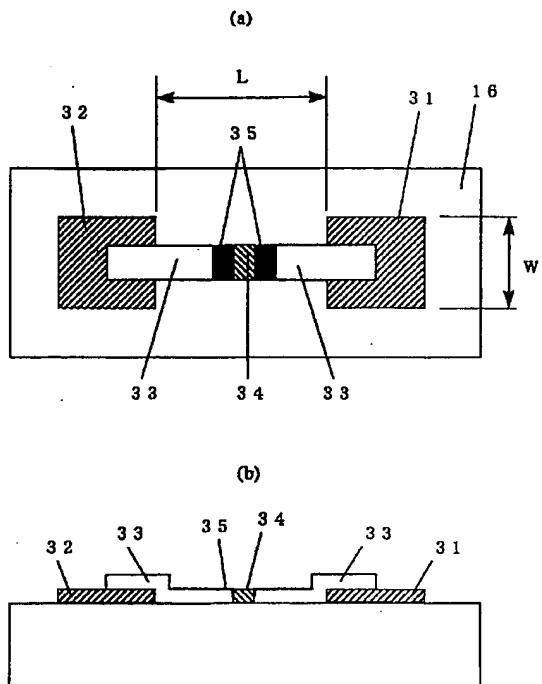
【図17】



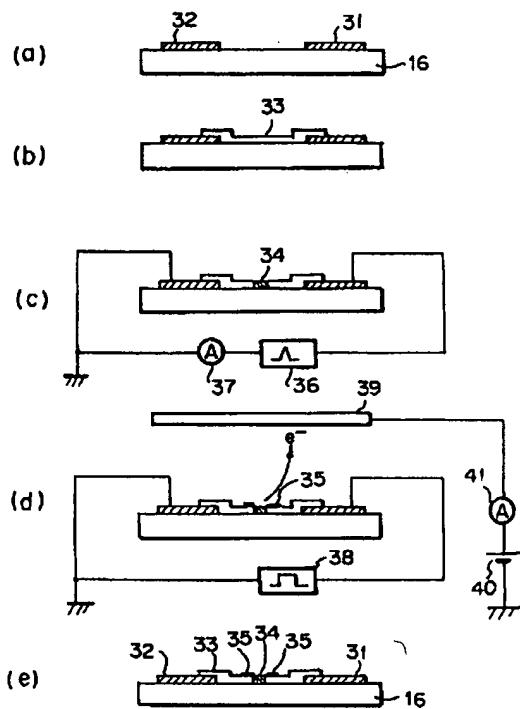
【図12】



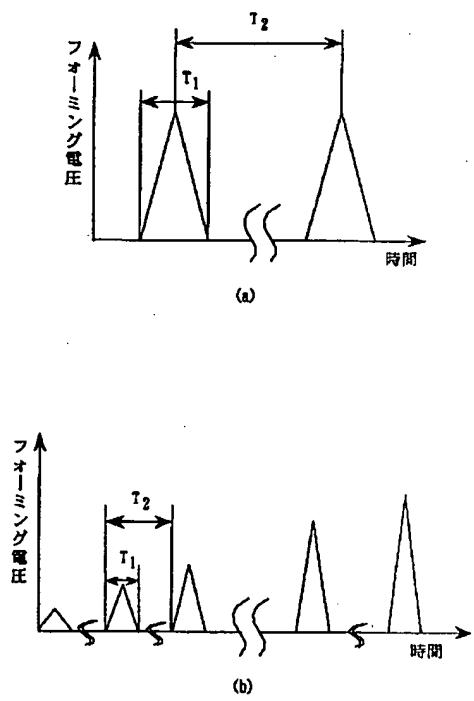
【図8】



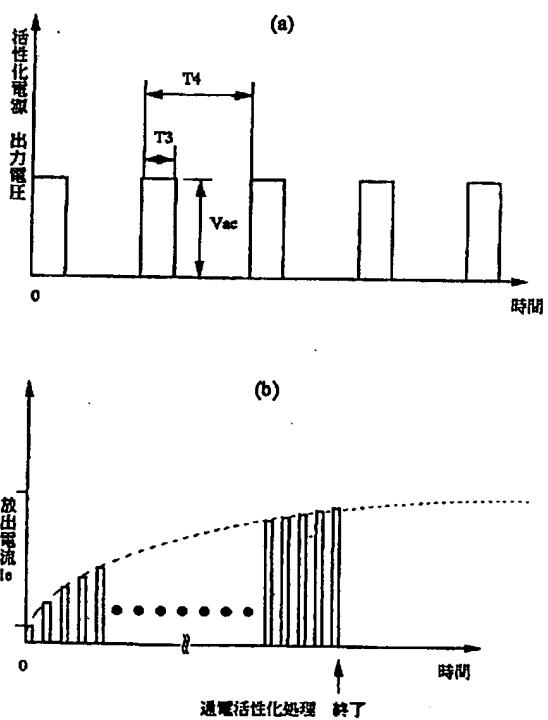
【図9】



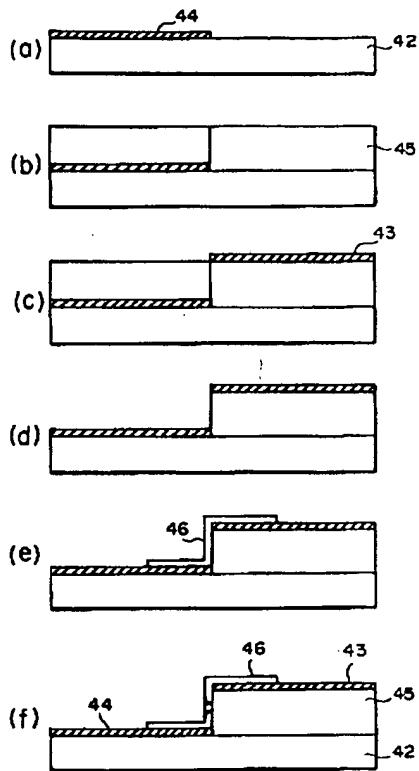
【図10】



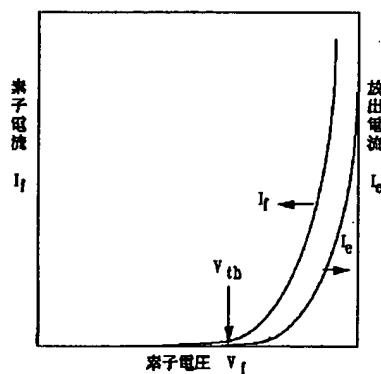
【図11】



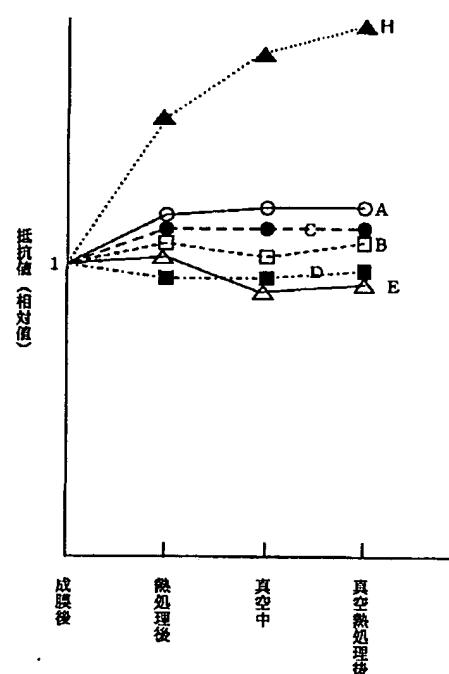
【図13】



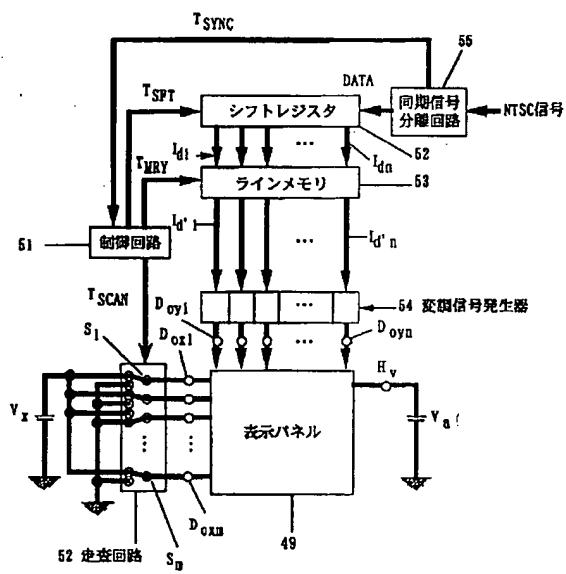
【図14】



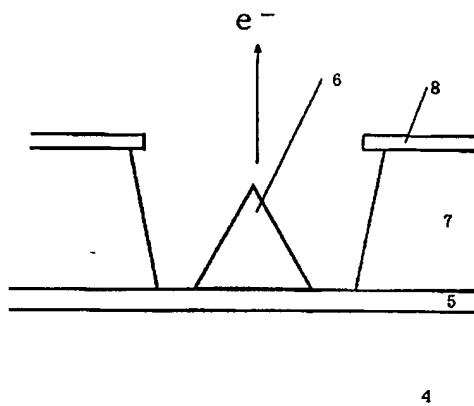
【図16】



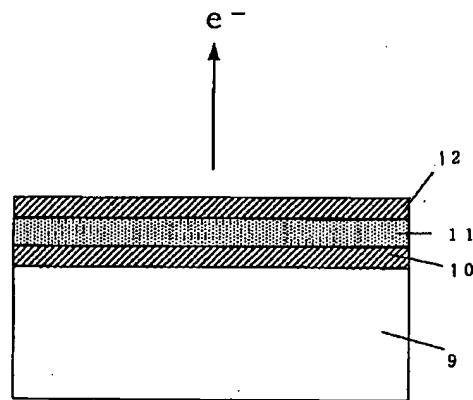
【図15】



【図18】



【図19】



【図20】

